

AD-A064 358

DEFENCE RESEARCH ESTABLISHMENT OTTAWA (ONTARIO)
INTERFACE POUR SIMULATEURS BAK PX219.2 (AN INTERFACE FOR BAK PX--ETC(U)
SEP 78 F GAUTHIER, J MOFFAT

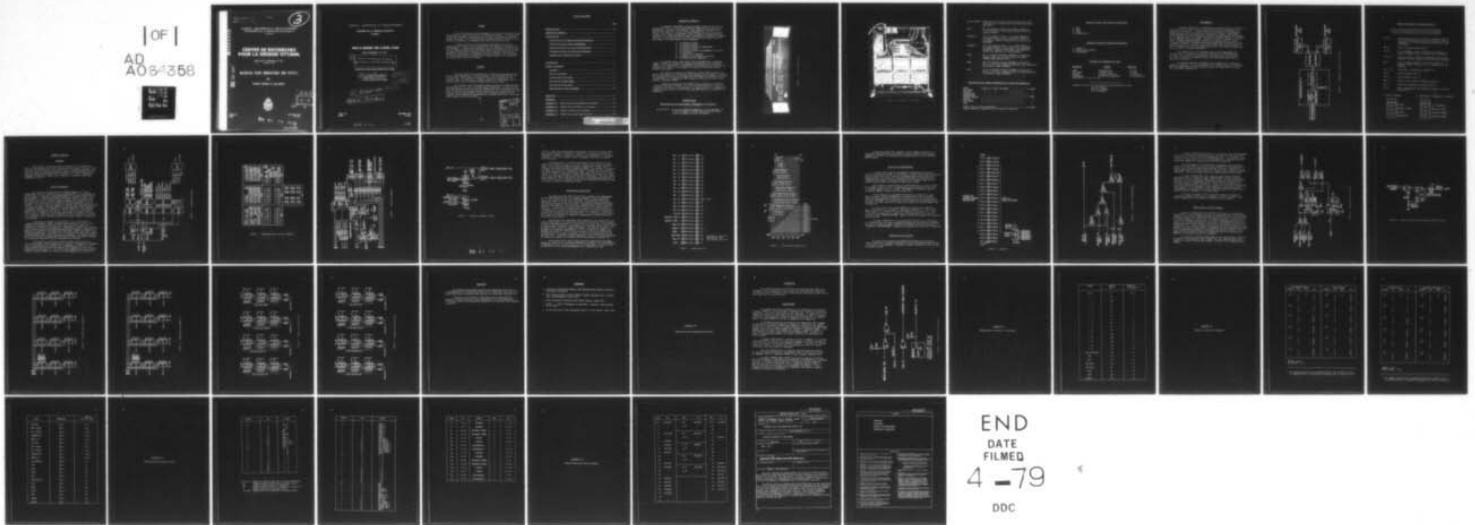
F/G 9/5

UNCLASSIFIED

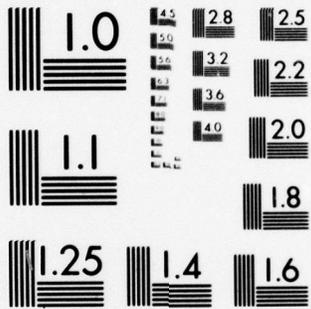
CRDO-NT-78-13

NL

| OF |
AD
A064358



END
DATE
FILMED
4 -79
DDC



MICROCOPY RESOLUTION TEST CHART
NATIONAL BUREAU OF STANDARDS-1963-A

NTIS REPRODUCTION
BY PERMISSION OF
INFORMATION CANADA

B.S.
3

BUREAU - RECHERCHE ET DÉVELOPPEMENT
MINISTÈRE DE LA DÉFENSE NATIONALE
CANADA

ADA064358

CENTRE DE RECHERCHES POUR LA DÉFENSE OTTAWA

CRDO NOTE TECHNIQUE N° 78-13
CRDO NT 78-13

A061670

DDC FILE COPY

INTERFACE POUR SIMULATEURS BAK PX219.2

par

François Gauthier et John Moffat



DDC
RECEIVED
FEB 8 1979
A

PROJET N°
31004

SEPTEMBRE 1978
OTTAWA

79 01 12 036
404576

BUREAU - RECHERCHE ET DÉVELOPPEMENT

MINISTÈRE DE LA DÉFENSE NATIONALE
CANADA

CENTRE DE RECHERCHES POUR LA DÉFENSE, OTTAWA

NOTE TECHNIQUE: N° 78-13

6
Interface pour Simulateurs BAK PX219.2
(An Interface for BAK PX219.2 Simulators)

INTERFACE POUR SIMULATEURS BAK PX219.2

10 par
François Gauthier et John Moffat
Section de la Guerre Électronique
Division de l'électronique pour la Défense

11 Sep 78

12 49p.

14 CRDO-NT-78-13

9 Note Technique

JOB

PROJET N°
31004

SEPTEMBRE 1978
OTTAWA

404 576

JOB

RÉSUMÉ

Cette note explique le fonctionnement d'un circuit d'interface reliant deux simulateurs radar BAK PX219.2 à un ordinateur numérique. Les simulateurs peuvent être contrôlés, soit manuellement à l'aide de commutateurs sur leur panneau indicateur, ou à distance par un ordinateur capable de produire un mot de 16 bits parallèles; un ordinateur PDP-11 est utilisé à cette fin.

L'interface utilise un convertisseur binaire/BCD parce que les simulateurs sont conçus de façon à interpréter des données de représentation BCD seulement. Il inclut aussi différents circuits décodeurs de sorte que les mots de commande puissent être interprétés selon le bon format et que les mots de données puissent être acheminés vers les bons registres. Deux circuits permettent d'interrompre le programme en cours à l'intérieur de l'ordinateur si le simulateur adressé est réglé pour le contrôle manuel ou si l'impulsion de cible atteint la fin de son cycle.

ABSTRACT

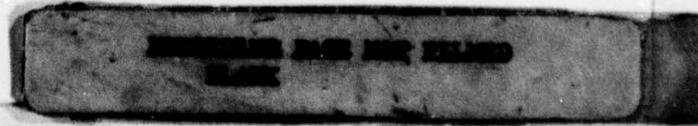
This note explains the operation of an interface connecting two BAK PX219.2 radar simulators to a digital computer. The simulators are able to be controlled, either manually by means of the selector switches on the indicator panel, or remotely by a computer capable of transmitting a 16 bit parallel word; a PDP-11 computer has been used for that purpose.

The interface uses a Binary/BCD convertor because the simulators have been designed in such a way as to only interpret BCD words. It also includes different decoder circuits so that the command words may be interpreted in the correct form and that the data words may be routed to the correct register. Two circuits allow the interruption of the program presently executing in the computer if the simulator being addressed is in manual control or if the target pulse reaches the end of the cycle.

ACCESSION NO.	
NTIS	White Section <input checked="" type="checkbox"/>
DDI	Buff. Section <input type="checkbox"/>
UNANNOUNCED <input type="checkbox"/>	
JUSTIFICATION	
BY	
DISTRIBUTION/AVAILABILITY CODES	
DIS.	AVAIL. DRG./SPECIAL
A	

TABLE DES MATIÈRES

	<u>Page</u>
<u>RÉSUMÉ/ABSTRACT</u>	iii
<u>INFORMATIONS GÉNÉRALES</u>	1
<u>SPÉCIFICATIONS</u>	1
<u>Identification des Signaux Ordinateur/Interface</u>	1
<u>Identification des Lignes Programmables</u>	4
<u>Impulsions Allant vers Chacun des Simulateurs</u>	5
<u>Informations Venant de Chacun des Simulateurs</u>	5
<u>Paramètres de L'impulsion de Cible</u>	5
<u>PROGRAMMATION</u>	6
<u>THÉORIE D'OPÉRATION</u>	9
<u>Diagramme</u>	9
<u>Circuit de Commande</u>	9
<u>Convertisseur Binaire/BCD</u>	14
<u>Détecteur de Réglage Manuel</u>	17
<u>Détecteur de Fin de Cycle</u>	17
<u>Démultiplexeur du Mot de Données</u>	20
<u>CONCLUSION</u>	27
<u>RÉFÉRENCES</u>	28
<u>APPENDICE 'A'</u> Modifications des Simulateurs BAK PX219.2	29
<u>APPENDICE 'B'</u> Câblage Entre le DR11-C et L'interface	32
<u>APPENDICE 'C'</u> Signaux de Sortie de L'interface	34
<u>APPENDICE 'D'</u> Identification des Fiches F1 à F17	38



INFORMATIONS GÉNÉRALES

Le simulateur BAK PX219.2 est un instrument conçu pour produire une impulsion de cible à un temps précis après la réception d'une impulsion de déclenchement (intérieur ou extérieur). Cette impulsion de cible peut se déplacer par rapport à l'impulsion de déclenchement (to) selon une certaine vitesse ou une certaine accélération. Pour en arriver à une telle sorte de simulation, il devient nécessaire d'avoir un contrôle sur différents paramètres relatifs à cette impulsion de cible; voici une liste des variables que l'on peut changer, soit manuellement ou par ordinateur:

1. La distance initiale.
2. La distance d'arrêt.
3. La direction initiale du déplacement.
4. La vitesse initiale.
5. La direction initiale du changement de vitesse.
6. L'accélération.
7. La largeur de l'impulsion.
8. Le genre de cycle (simple ou continu).
9. La disparition de l'impulsion.

En contrôle manuel, après avoir entré les données avec l'impulsion "RESET" et après avoir commencé la séquence de simulation avec l'impulsion "START", seul l'amplitude de l'accélération et la distance d'arrêt peuvent être modifiées; une tentative pour modifier la vitesse ou la distance initiale n'aurait aucun effet.

Par contre, en contrôle par ordinateur, il est possible grâce à une modification apportée aux simulateurs (voir appendice A), de changer la polarité de l'accélération en plus de son amplitude; ceci permet de changer la direction du déplacement de l'impulsion de cible, autant de fois qu'on le désire, sans produire l'impulsion "RESET".

Lorsque les simulateurs sont réglés pour le contrôle par ordinateur, l'interface BAK PX219.2 (figure 1 et 2) sert d'interprète entre la sortie de l'ordinateur et l'entrée des simulateurs. La figure 3 montre le diagramme d'un système de simulation qui utilise un interface BAK PX219.2 pour contrôler les simulateurs.

SPÉCIFICATIONS

Identification des Signaux Entre L'ordinateur et L'interface

BIT 0 à BIT 15: 16 bits parallèles du registre de sortie (DROUTBUF) de l'interface DR11-C; ces bits servent alternativement de mot de commande et de mot de données.

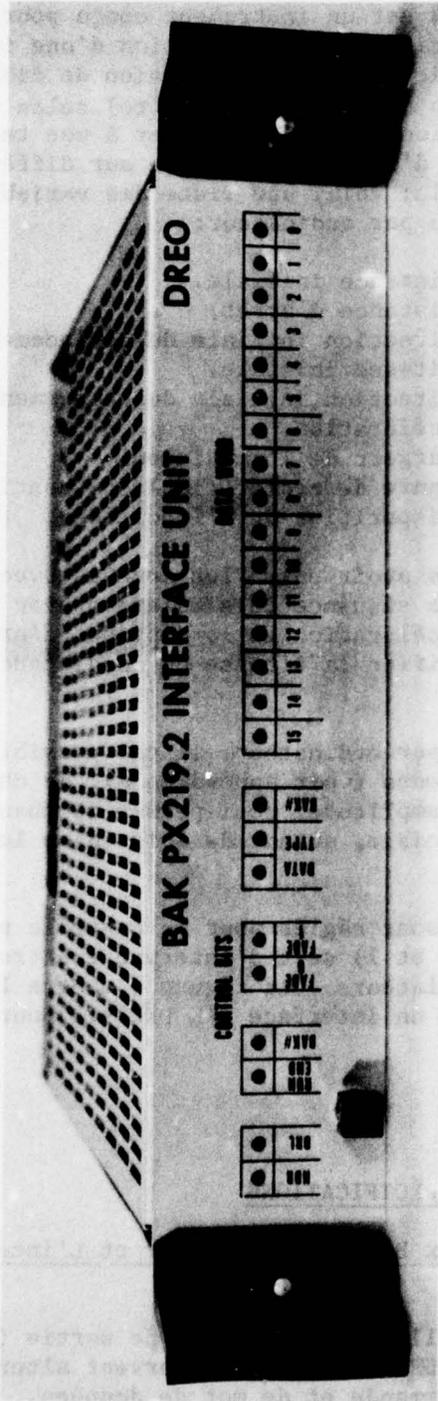


FIGURE 1 Interface BAK PX219.2

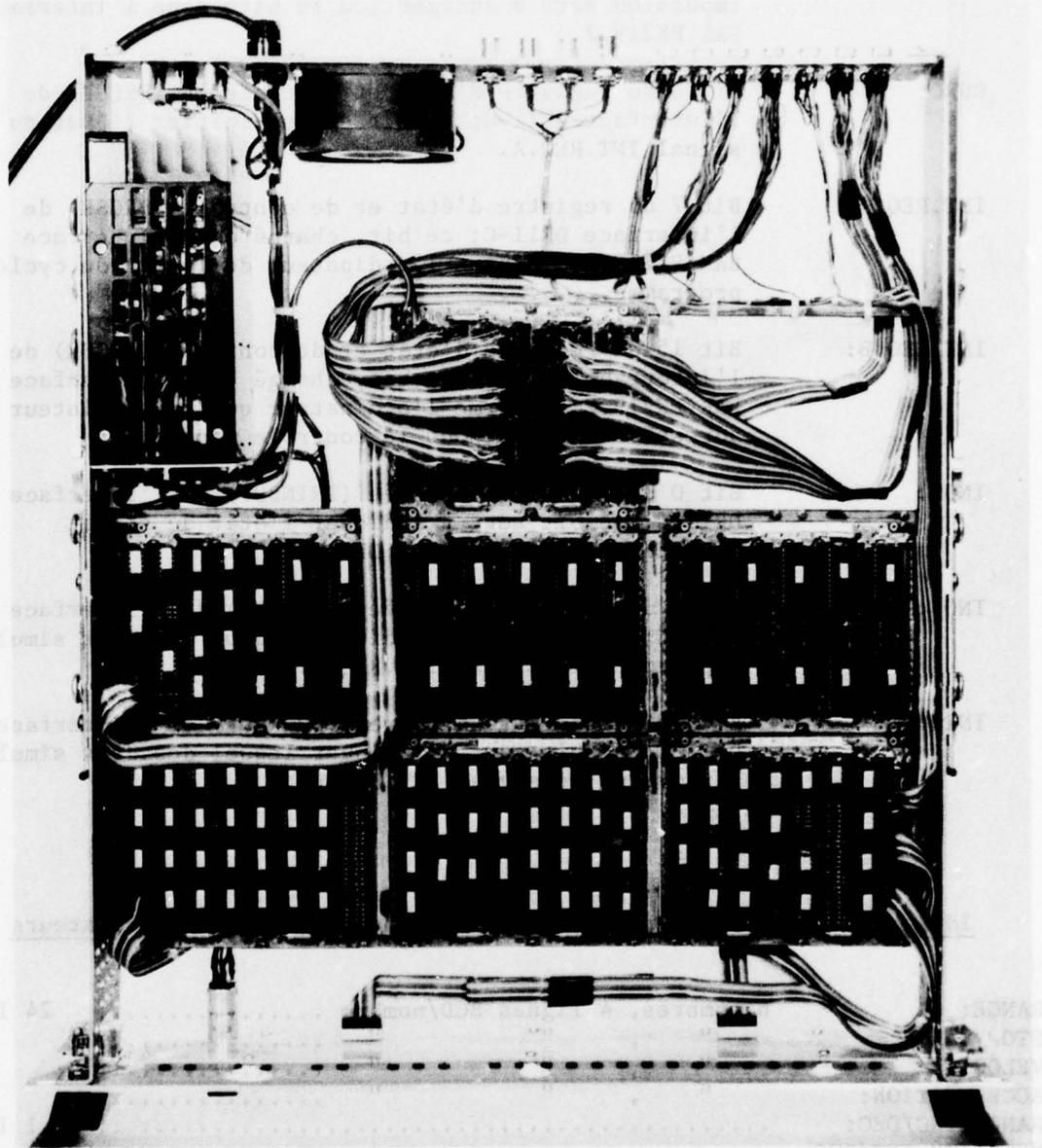


FIGURE 2 Intérieur de l'interface

NEW DATA READY: Impulsion positive d'une durée de 400 nano-sec; cette impulsion sert à charger les 16 bits dans l'interface BAK PX219.2.

CSRO: Bit 0 du registre d'état et de contrôle (DRCSR) de l'interface DR11-C; ce bit sert à initier l'état du signal INT.REQ.A.

INT.REQ.A: Bit 7 du registre d'état et de contrôle (DRCSR) de l'interface DR11-C; ce bit, chargé par l'interface BAK PX219.2, informe l'ordinateur de la fin du cycle programmé.

INT.REQ.B: Bit 15 du registre d'état et de contrôle (DRCSR) de l'interface DR11-C; ce bit, chargé par l'interface BAK PX219.2, informe l'ordinateur que le simulateur adressé est réglé pour le contrôle manuel.

IN00: Bit 0 du registre d'entrée (DRINBUF) de l'interface DR11-C; ce bit sert à indiquer l'état du signal "CURRENT RANGE INC/DEC"; DEC = 1.

IN07: Bit 7 du registre d'entrée (DRINBUF) de l'interface DR11-C; ce bit sert à indiquer lequel des deux simulateurs a provoqué le signal INT.REQ.A.

IN15: Bit 15 du registre d'entrée (DRINBUF) de l'interface DR11-C; ce bit sert à indiquer lequel des deux simulateurs a provoqué le signal INT.REQ.B.

Identification des Lignes Programmables pour Chacun des Simulateurs

RANGE:	6 nombres, 4 lignes BCD/nombre	24 lignes
STOP RANGE:	" , " "	"
VELOCITY:	" , " "	"
ACCELERATION:	" , " "	"
RANGE INC/DEC:	1 ligne
VELOCITY INC/DEC:	"
RUN MODE:	"
PULSE WIDTH:	"
FADE:	"

nombre total de lignes programmables 101 lignes
logique numérique: compatible avec le niveau de logique TTL.

Impulsions Allant vers Chacun des Simulateurs

- 1) STOP
- 2) RESET
- 3) START
- 4) IMPULSION VEL.

Informations Venant de Chacun des Simulateurs

- 1) REMOTE HI
- 2) CURRENT RANGE INC/DEC
- 3) RUN DURATION

Paramètres de L'impulsion de Cible

<u>PARAMETRES</u>	<u>LIMITES</u>	<u>PRECISION</u>
RANGE	0-999,999 pieds	32 pieds
STOP RANGE	0-999,999 pieds	32 pieds
VELOCITY	0-99,999.9 pieds/sec	3.2 pieds/sec
ACCELERATION	0-9,999.99 pieds/sec/sec	0.32 pied/sec/sec
PULSE WIDTH:	0.5 ou 2.25 µsec.	

Puissance requise: 115 VA-C ±10%, 50 à 60 Hz, moins de 85 watts
 3½ po de hauteur
 20 po de profondeur
 19 po de largeur.

PROGRAMMATION

L'interface BAK PX219.2 est branché à un ordinateur PDP-11; l'ordinateur utilise un interface DR11-C pour produire un mot de 16 bits parallèles à sa sortie (voir la figure 3). Lorsque le DR11-C est adressé, le processeur peut communiquer avec lui en utilisant une ligne appelée "UNIBUS". Pour changer un des paramètres d'un des simulateurs, le DR11-C doit premièrement être adressé par le processeur pour qu'il prenne possession de l'UNIBUS; lorsque le processeur est en communication avec le DR11-C, il peut lui envoyer le premier mot de 16 bits. Le signal "NEW DATA READY", produit par l'interface DR11-C, informe l'interface BAK PX219.2 qu'un mot vient d'être chargé dans le registre de sortie (DROUTBUF) du DR11-C. Les mots à la sortie du DR11-C sont alternativement des mots de commande et des mots de données (état du bit 15) de façon à charger tous les registres de l'interface BAK PX219.2.

Les données venant de l'ordinateur doivent être emmagasinées dans des registres à l'intérieur de l'interface BAK parce que les simulateurs ne possèdent pas de circuits de mémorisation; l'interface doit donc présenter 101 lignes de données aux entrées de chacun des simulateurs durant toute la durée de la simulation.

Les données venant de l'ordinateur sont chargées dans l'interface au travers du connecteur J7 (voir l'appendice B); les données venant de l'interface BAK sont chargées dans les simulateurs au travers des connecteurs J1 à J6 et J8 à J18 (voir l'appendice C).

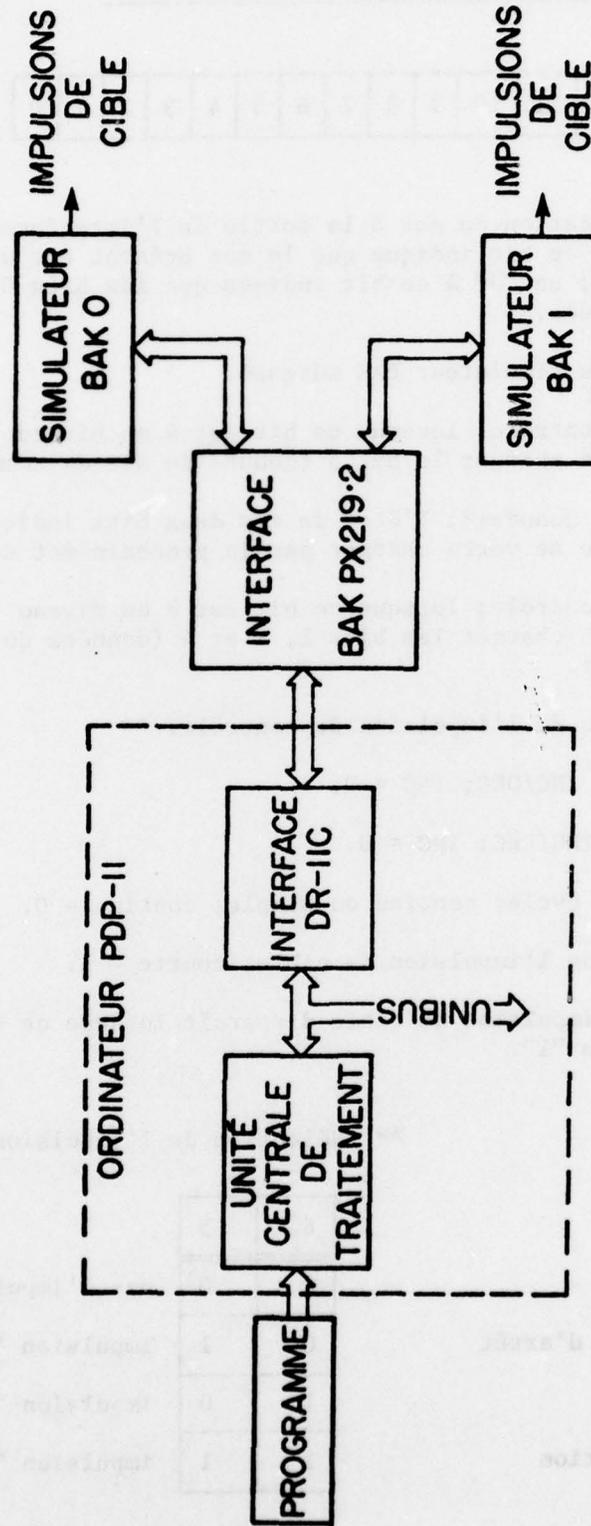


FIGURE 3 Diagramme du système de simulation

Format du Mot Venant de l'interface DR11-C

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

- BIT 15: Identification du mot à la sortie de l'interface DR11-C; un "1" à ce bit indique que le mot présent est un mot de commande; un "0" à ce bit indique que les bits 0-14 sont des données.
- BIT 14: Numéro du simulateur BAK adressé.
- BIT 10: Bit de contrôle; lorsque ce bit est à un niveau "1", il permet de charger le bit 3 (donnée du mot de commande).
- BIT 8 & 9: Genre de données*; l'état de ces deux bits indique quel paramètre se verra charger par le prochain mot de données.
- BIT 7: Bit de contrôle; lorsque ce bit est à un niveau "1", il permet de charger les bits 1, 2 et 4 (données du mot de commande).
- BIT 5 & 6: Sélection de l'impulsion de contrôle. **
- BIT 4: Distance INC/DEC; INC = 0.
- BIT 3: Vitesse INC/DEC; INC = 0.
- BIT 2: Genre de cycle; continu ou simple; continu = 0.
- BIT 1: Largeur de l'impulsion de cible; courte = 1.
- BIT 0: Fade; l'impulsion de cible disparaît lorsque ce bit est à un niveau "1".

* Genre de données:

9	8	
0	0	distance
0	1	distance d'arrêt
1	0	vitesse
1	1	accélération

** Sélection de l'impulsion de contrôle:

6	5	
0	0	pas d'impulsion
0	1	impulsion "STOP"
1	0	impulsion "RESET"
1	1	impulsion "START"

THÉORIE D'OPÉRATION

Diagramme

Cette section contient la théorie d'opération de l'interface BAK PX219.2; elle consiste en une brève description de chacun des circuits. Toutes les fonctions de l'interface sont incluses dans le diagramme synoptique de la figure 4; cette vue d'ensemble permet de comprendre les différentes manipulations effectuées sur les données de l'ordinateur. La figure 5 complète ce diagramme en localisant chaque circuit intégré de l'interface (voir aussi l'appendice D et E).

Circuit de Commande

Le circuit qui décode le mot de commande (figure 6 et 7) doit premièrement vérifier le niveau du bit 15; un niveau "0" à ce bit indique que le mot présent au registre de sortie (DROUTBUF) de l'interface DR11-C est un mot de données. L'impulsion de données (PIE19-11), dérivée du signal "NEW DATA READY", sert alors à charger le mot de données dans le registre choisi par les bits 8, 9 et 14 du mot de commande précédent. Un niveau "1" au bit 15 indique que le mot présent au registre de sortie DROUTBUF est un mot de commande. Ce niveau "1" au bit 15 permet de produire deux impulsions distinctes et dérivées du signal "NEW DATA READY"; ces deux impulsions sont l'impulsion de commande (PIE18-3) et l'impulsion de contrôle (PIE18-6). L'impulsion de commande sert à emmagasiner les bits 8, 9 et 14 dans le circuit de capture PIE17; le bit 14 indique lequel des deux simulateurs est adressé et les bits 8 et 9 indiquent lequel des quatre paramètres se verra charger par le prochain mot de données, soit la distance initiale, la distance d'arrêt, la vitesse ou l'accélération.

L'impulsion de contrôle est retardée de 1 μ sec. par rapport à l'impulsion de commande (PIE22); ce délai permet aux bits 8, 9 et 14 d'être chargés et présents aux sorties du circuit de capture PIE17 avant que l'impulsion de contrôle soit effective. L'impulsion de contrôle sert premièrement à produire d'autres impulsions nécessaires afin d'arrêter, d'initier ou de commencer une simulation; ces impulsions sont "STOP", "RESET" et "START" pour chacun des simulateurs. Les bits 5, 6 et 14 sélectionnent laquelle des sorties du démultiplexeur PIE8 recevra l'impulsion de contrôle. Les circuits intégrés PIE4 et PIE5 servent de commande de ligne afin de fournir le courant nécessaire aux entrées des simulateurs qui ont une impédance de 200 ohms.

L'impulsion de contrôle sert aussi à charger un des circuits de capture PIE9, PIE10, PIE11 et P6E38 avec les bits 0 à 4 du même mot de commande; ces 5 bits constituent les données du mot de commande. Les bits 1, 2 et 4 seront chargés dans les circuits de capture PIE9 et PIE10 si le bit 7 (bit de contrôle) est à un niveau "1". Le bit 3 (vitesse INC/DEC) sera chargé dans le circuit de capture PIE38 si le bit 10 (bit de contrôle) est à un niveau "1".

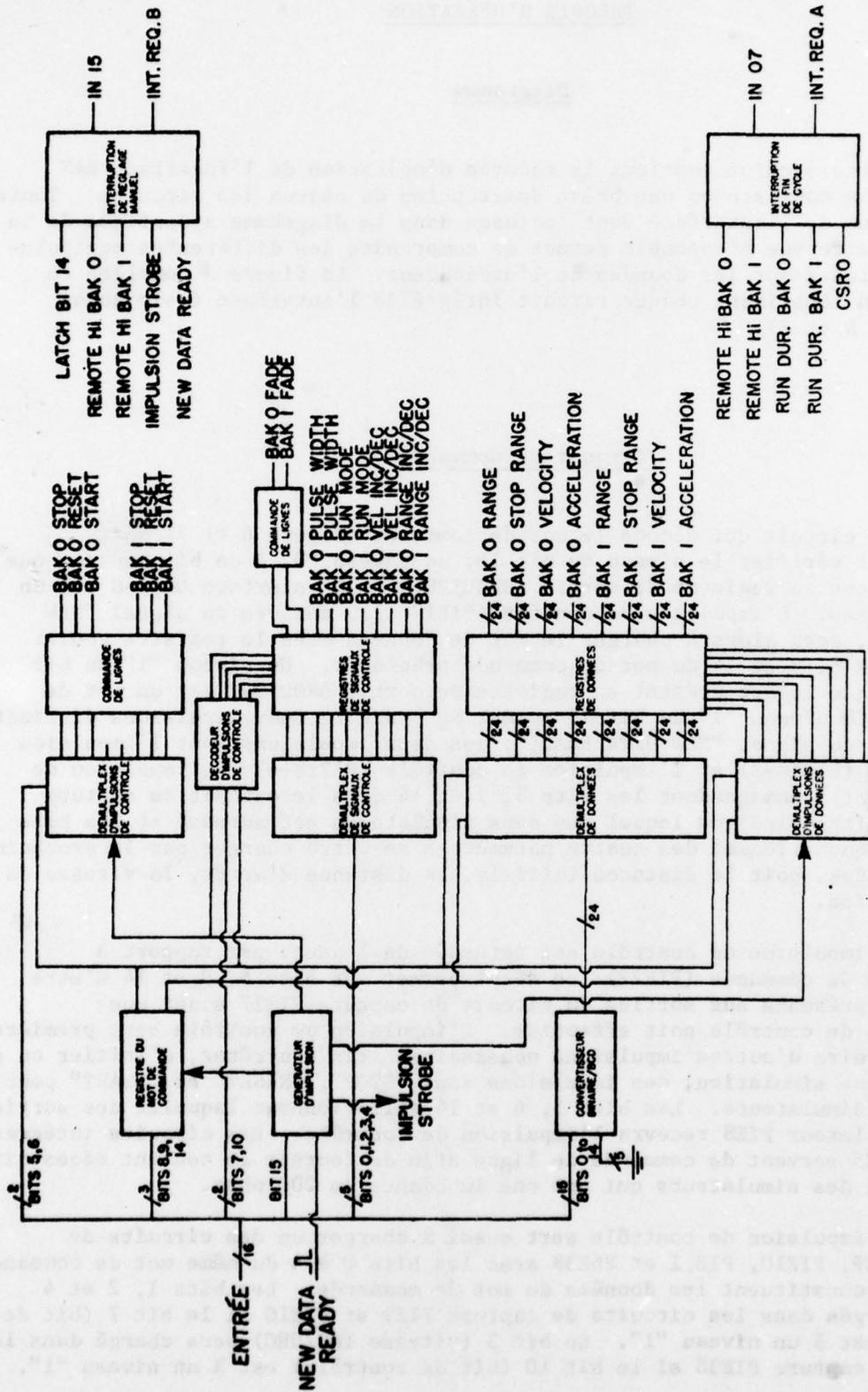


FIGURE 4 Diagramme synoptique

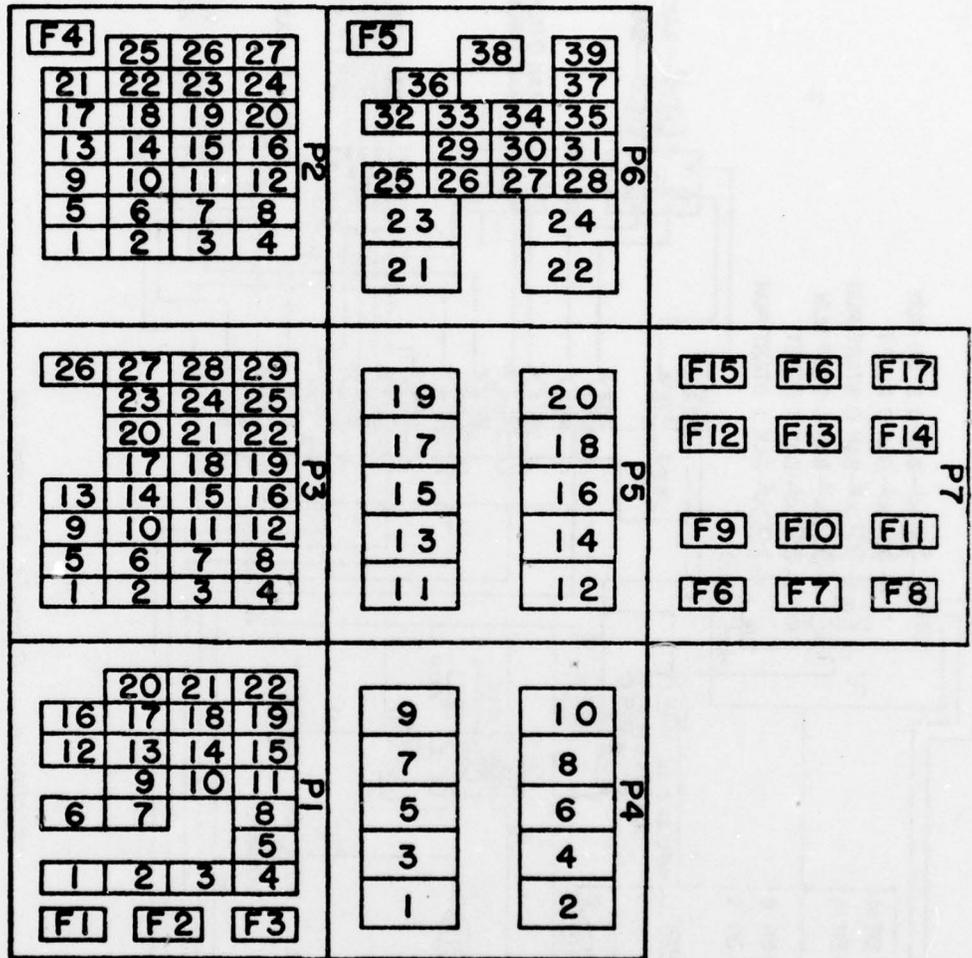


FIGURE 5 Localisation des circuits intégrés

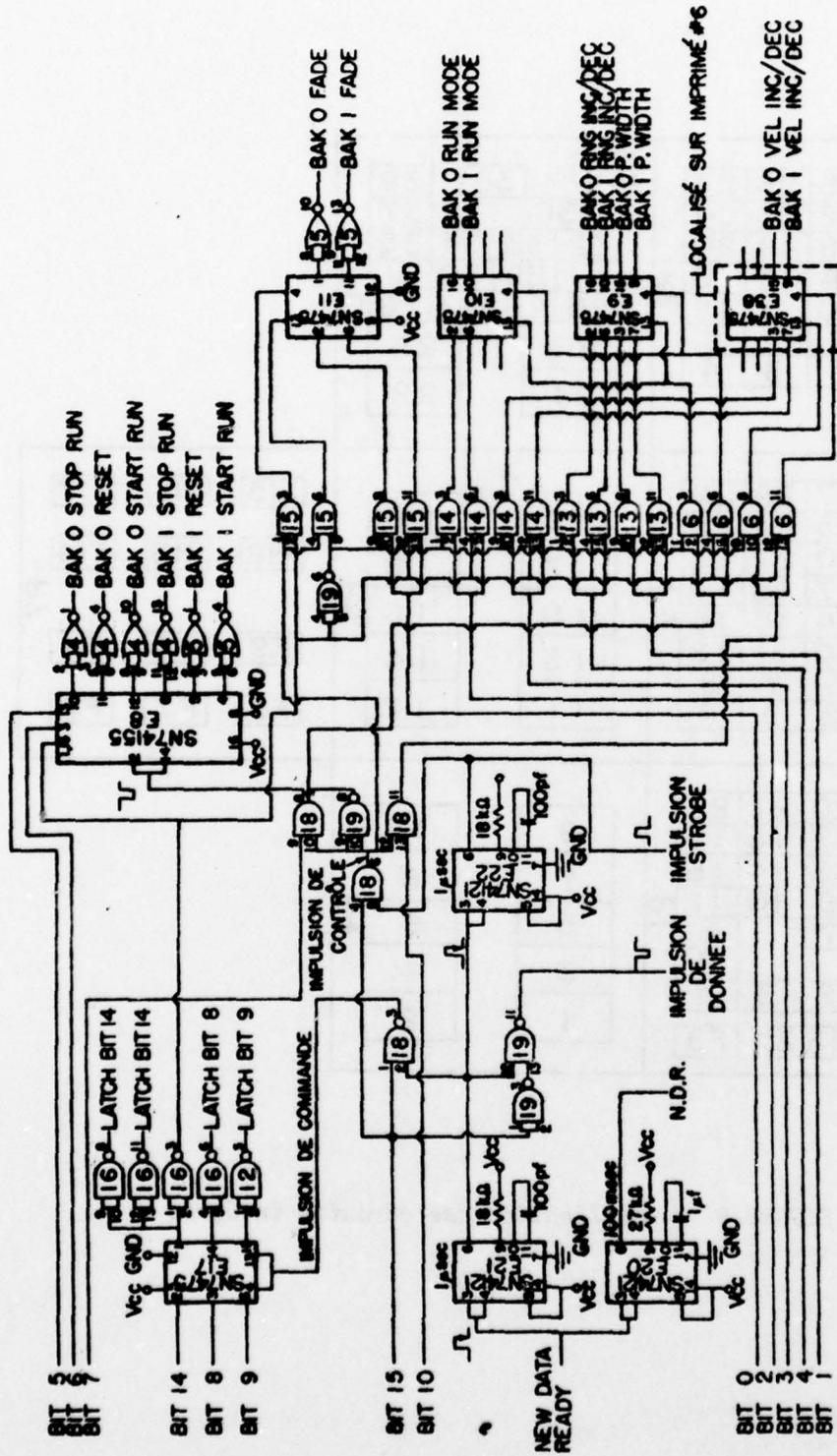


FIGURE 6 Circuit de commande

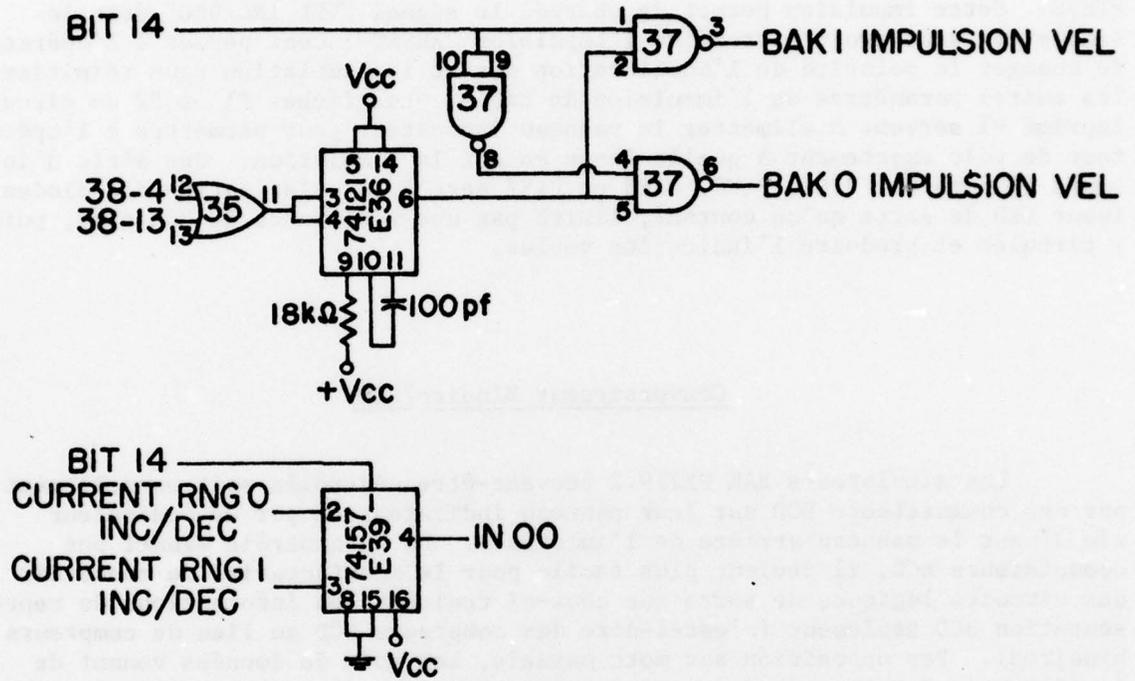


FIGURE 7. Circuit de commande (suite)

79 01 12 03

Le bit 0 (fade) sera automatiquement chargé dans le circuit de capture PIE11 pour chaque impulsion de contrôle, c'est-à-dire à chaque fois qu'un mot de commande est transmis. Les bits de contrôle 7 et 10 permettent à l'opérateur de changer un des bits (données du mot de commande) sans avoir à recharger tous les autres.

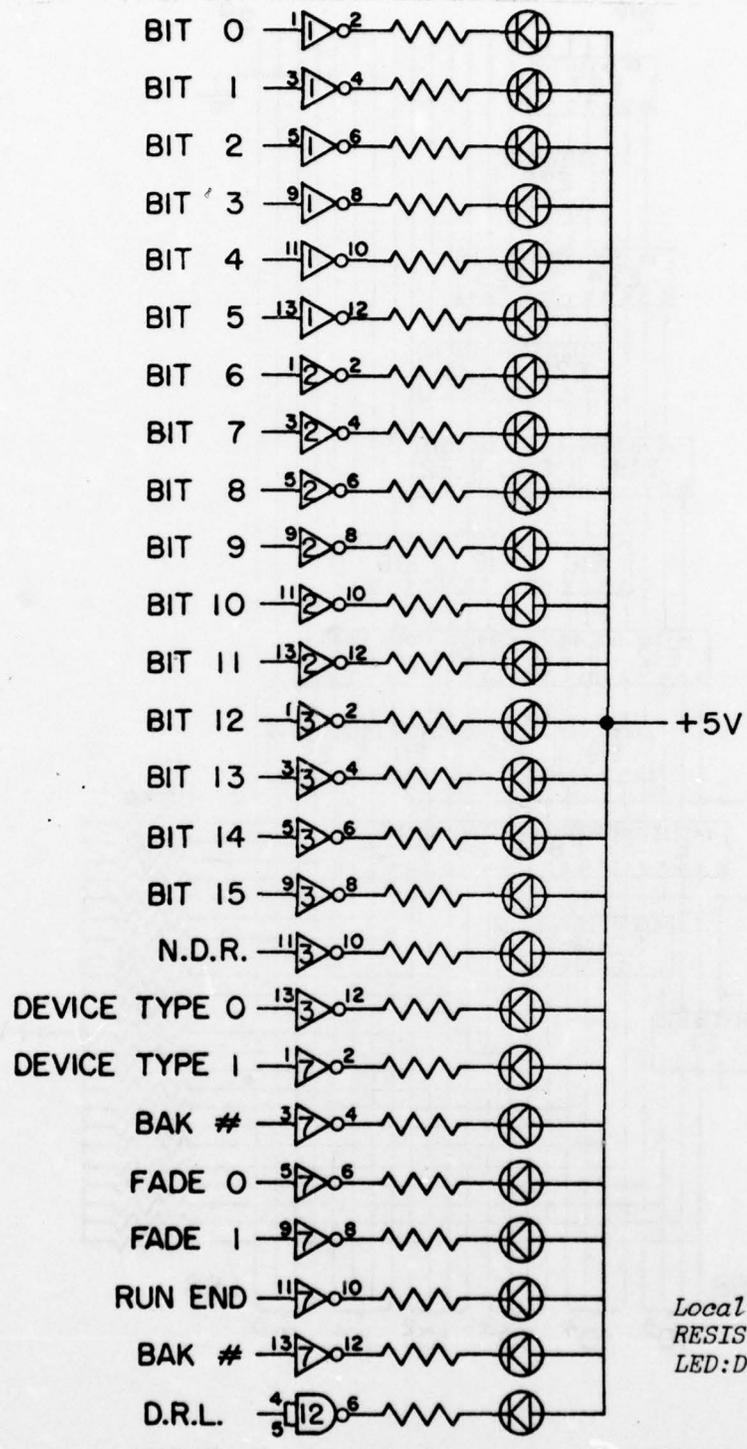
L'impulsion VEL, au circuit intégré P6E37-3-6 est envoyée à un des simulateurs à chaque fois que le bit 3 est chargé dans le circuit de capture PIE38. Cette impulsion permet de charger le signal "VEL INC/DEC" dans le simulateur sans avoir à produire l'impulsion "RESET"; ceci permet à l'opérateur de changer la polarité de l'accélération durant la simulation sans réinitialiser les autres paramètres de l'impulsion de cible. Les fiches F1 et F2 du circuit imprimé P1 servent à alimenter le panneau indicateur pour permettre à l'opérateur de voir exactement à quelle étape en est la simulation. Une série d'inverseurs (figure 8) PIE1, PIE2, PIE3 et PIE7 sert à la polarisation des diodes à leur LED de sorte qu'un courant, limité par une résistance de 330 ohms, puisse y circuler et produire l'indication voulue.

Convertisseur Binaire/BCD

Les simulateurs BAK PX219.2 peuvent-être contrôlés soit manuellement par des commutateurs BCD sur leur panneau indicateur ou par un ordinateur via J7 sur le panneau arrière de l'interface. Dû au contrôle manuel par commutateurs BCD, il devient plus facile pour le manufacturier de concevoir des circuits logiques de sorte que ceux-ci traitent les informations de représentation BCD seulement (c'est-à-dire des compteurs BCD au lieu de compteurs binaires). Par opposition aux mots manuels, les mots de données venant de l'ordinateur PDP-11 sont de représentation binaire; il devient donc nécessaire d'effectuer une conversion de sorte que les mots de données de l'ordinateur puissent être traités par les simulateurs BAK. Le convertisseur binaire à BCD de la figure 9 transforme les données de l'ordinateur en représentation BCD utilisable (P2E1 à P2E27).

Les paramètres des simulateurs sont contrôlés par un nombre BCD de six chiffres ayant quatre bits chacun pour un total de 24 bits BCD. Pour produire 24 bits de représentation BCD, on a besoin d'un mot binaire de 20 bits à l'entrée du convertisseur; cependant, l'architecture de l'ordinateur PDP-11 limite à 16 le nombre de bit par mot de données à sa sortie. Une façon de remédier à ce problème est de brancher les entrées 2^0 à 2^4 de la figure 9 au commun et de brancher les entrées 2^5 à 2^{19} (15 bits) aux bits 0 à 14 du mot de données de l'ordinateur; de cette façon on obtient, à la sortie du convertisseur, un mot BCD de 24 bits. Il devient cependant impossible, à cause de cette modification, de produire des nombres qui ne soient pas des multiples de 32 décimal (2^5).

Cette restriction ne nuit d'aucune façon aux applications envisagées puisque le chiffre de 32 correspond, dépendant du paramètre, soit à une distance de seulement 32 pieds ou à une vitesse de 3.2 pieds/seconde, ou encore, à une accélération de 0.32 pied/seconde/seconde pour l'impulsion de cible.



Localisé sur imprimé #1
RESISTANCES: 330Ω
LED: DIALIGHT #521-9165

FIGURE 8 Indicateur L.E.D.

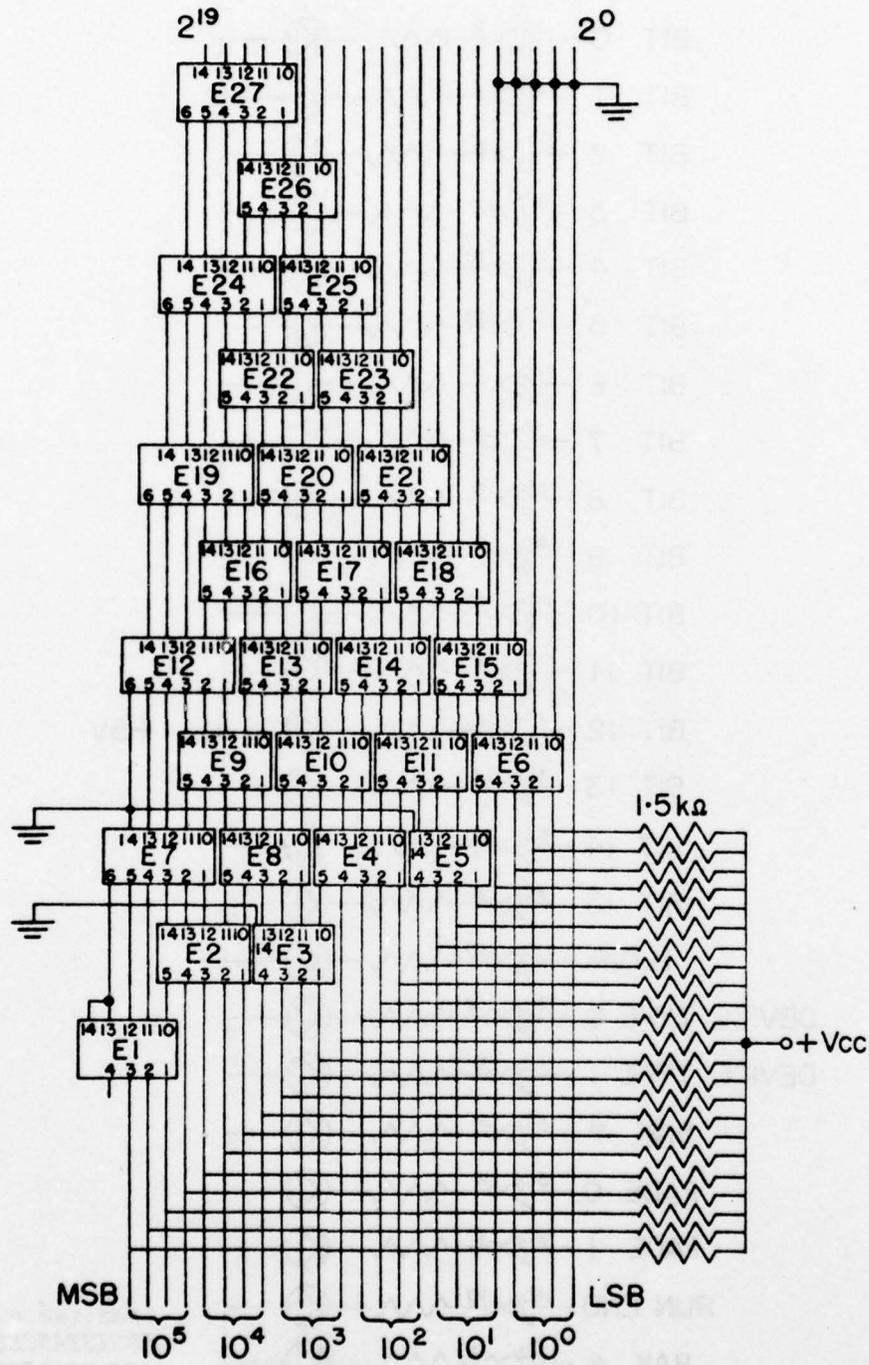


FIGURE 9 Convertisseur Binaire/B.C.D.

Les bits BCD doivent être inversés (voir la figure 10) puisque les simulateurs BAK interprètent des données de logique négative pour chacun des paramètres d'entrée; cette inversion est effectuée par les circuits intégrés PIE26 à PIE29.

Détecteur de Réglage Manuel

Ce circuit sert à amorcer une séquence d'interruption au niveau de l'unité centrale de traitement de l'ordinateur, lorsque l'un des deux simulateurs BAK n'est pas branché sur la ligne de l'ordinateur mais plutôt réglé pour le contrôle manuel. Ce circuit de l'interface BAK PX219.2 est nécessaire afin d'empêcher l'ordinateur d'envoyer des données à un instrument réglé pour le contrôle manuel puisque ces données seraient alors perdues.

Cette séquence d'interruption n'est déclenchée que si l'unité centrale de traitement essaie d'entrer en communication avec un simulateur réglé pour le contrôle manuel et que si le signal "INT.ENABLE B" du registre d'état et de contrôle (DRCSR) du DR11-C est à un niveau "1".

L'unité centrale de traitement peut vérifier le niveau de la ligne IN15 du registre d'entrée (DRINBUF) de l'interface DR11-C afin de savoir lequel des deux simulateurs a provoqué l'interruption; le bit 14 du registre de sortie (DROUTBUF) de l'interface DR11-C, en plus d'être utilisé par l'interface BAK, est aussi retourné à la ligne IN15 du registre d'entrée DRINBUF (voir la figure 11).

Un niveau "0" pour le signal "REMOTE HI" indique que le simulateur est en contrôle manuel; ce signal est appliqué aux entrées 2 et 5 de la porte P6E35 (figure 11). L'entrée 9 de la porte P6E29 est à un niveau "1" si l'un ou l'autre des simulateurs est réglé pour le contrôle manuel; ce niveau "1" permet au signal "IMPULSION STROBE", venant du circuit de commande, de déclencher le flip-flop RS.

Le signal "INT.REQ.B", à la sortie du flip-flop RS, sert d'indicateur à l'ordinateur pour que celui-ci puisse déclencher une interruption du programme en cours; le niveau du signal "INT.REQ.B" est ramené à son état initial par l'impulsion "NEW DATA READY" à chaque fois qu'un mot est transmis de l'ordinateur.

Détecteur de Fin de Cycle

Ce circuit sert à amorcer une séquence d'interruption au niveau de l'unité centrale de traitement lorsqu'un ou l'autre des simulateurs BAK atteint la fin de son cycle programmé, c'est-à-dire lorsque l'impulsion de cible atteint la distance d'arrêt.

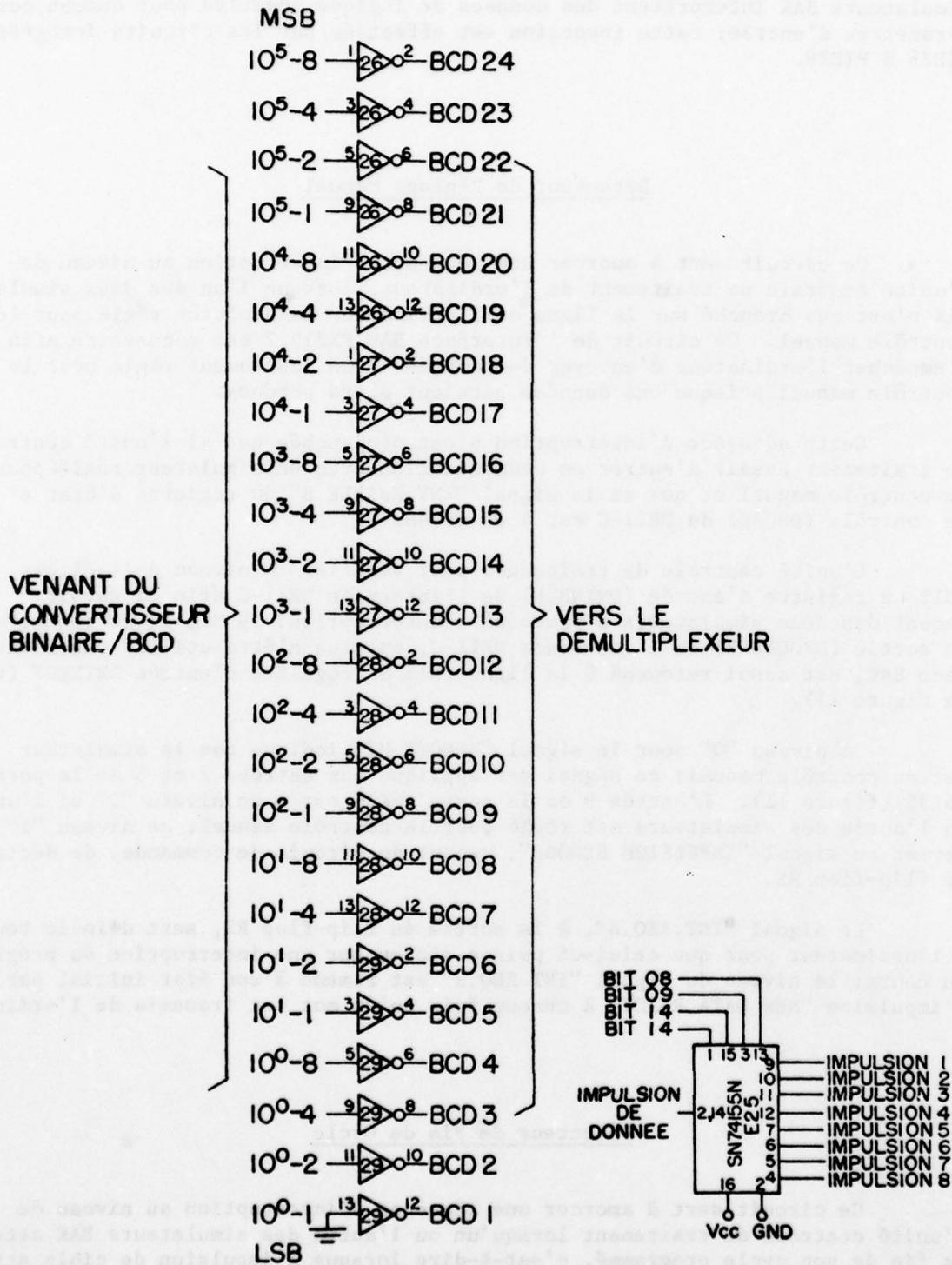


FIGURE 10 Inverseur

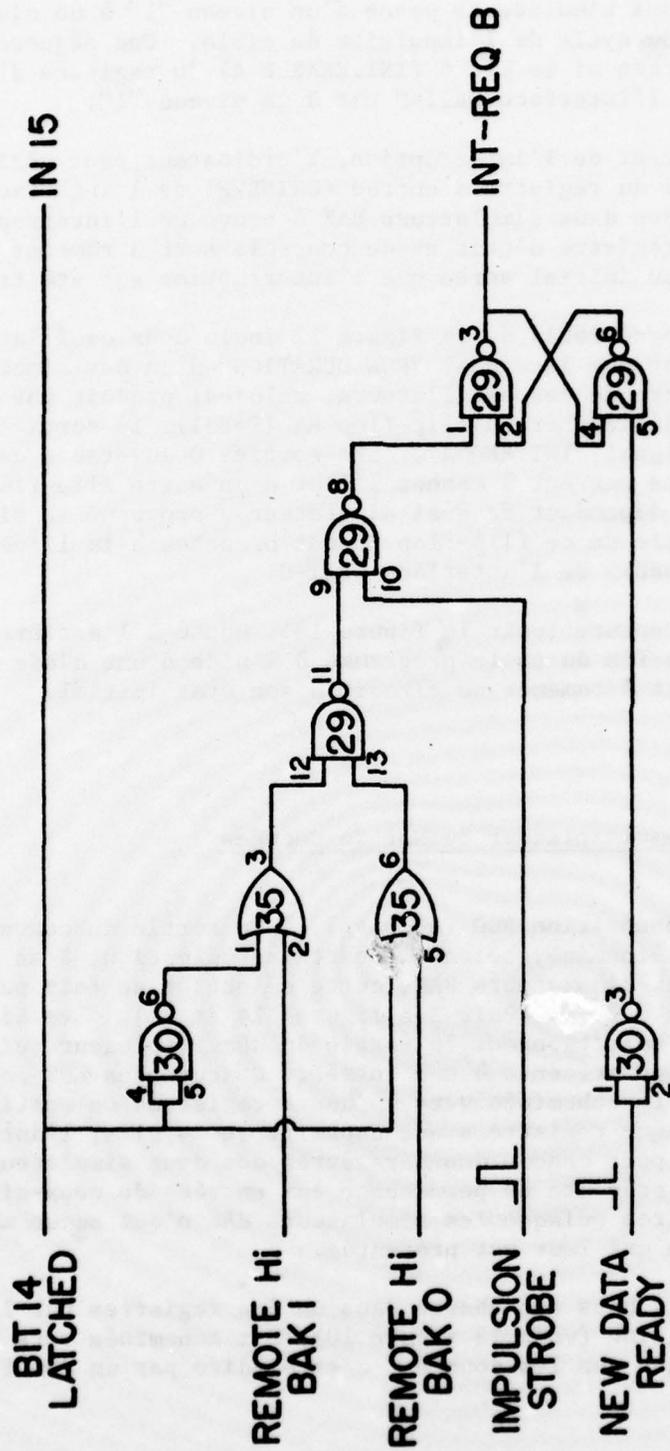


FIGURE 11 Détecteur de réglage manuel

Le signal "INT.REQ.A" est produit si le niveau du signal "RUN DURATION" de l'un ou de l'autre des simulateurs passe d'un niveau "1" à un niveau "0", c'est-à-dire à la fin du cycle de l'impulsion de cible. Une séquence d'interruption sera alors amorcée si le bit 6 (INT.ENABLE A) du registre d'état et de contrôle (DRCSR) de l'interface DR11-C est à un niveau "1".

Lors du traitement de l'interruption, l'ordinateur peut vérifier le niveau de la ligne IN07 du registre d'entrée (DRINBUF) de l'interface DR11-C afin de savoir lequel des deux simulateurs BAK a provoqué l'interruption. Le signal CSRO venant du registre d'état et de contrôle sert à ramener le signal "INT.REQ.A" à son niveau initial après que l'interruption eut été traitée.

Le circuit intégré P6E34 de la figure 12 inclut deux oscillateurs monostables SN74121; lorsque le signal "RUN DURATION" d'un des simulateurs déclenche l'un ou l'autre de ces oscillateurs, celui-ci produit une impulsion qui sert à son tour à déclencher un flip-flop RS (P6E31); la sortie de ce flip-flop produit le signal "INT.REQ.A". Les sorties Q inversées de ces oscillateurs monostables servent à amener l'état d'un autre flip-flop RS (P6E30) à un niveau "1" ou "0" dépendant de quel simulateur a provoqué le signal "RUN DURATION"; la sortie de ce flip-flop RS est branchée à la ligne IN07 du registre d'entrée (DRINBUF) de l'interface DR11-C.

Un circuit de capture (voir la figure 13), monté à l'arrière de l'interface, indique la fin du cycle programmé à l'aide d'une diode à lueur LED; un commutateur sert à ramener ce circuit à son état initial.

Démultiplexeur du Mot de Données

Le mot de représentation BCD (24 bits), à la sortie du convertisseur Binaire/BCD, doit être acheminé, selon une certaine sélection, à un des quatre paramètres d'un des deux simulateurs BAK; cette sélection se fait par une série de démultiplexeurs P3E1 à P3E24 (voir les figures 14 et 15). Les bits 8, 9 et 14 du mot de commande, sélectionnent la sortie du démultiplexeur qui se verra charger par l'information présente à son entrée. Chacune des 192 sorties des démultiplexeurs doit être acheminée vers un des 8 registres de sortie (voir les figures 16 et 17). Chaque registre a une capacité de 24 bits; l'interface doit posséder ces registres pour chacun des paramètres des deux simulateurs de sorte que l'information soit présente en permanence aux entrées de ceux-ci. Ces registres sont nécessaires puisque les simulateurs BAK n'ont aucun moyen de mémoriser l'information qui leur est présentée.

Le mot BCD de 24 bits est chargé dans un des registres par l'impulsion de données; cette impulsion (voir la figure 10), est acheminée vers le bon registre de la même façon que les données, c'est-à-dire par un démultiplexeur (P3E25).

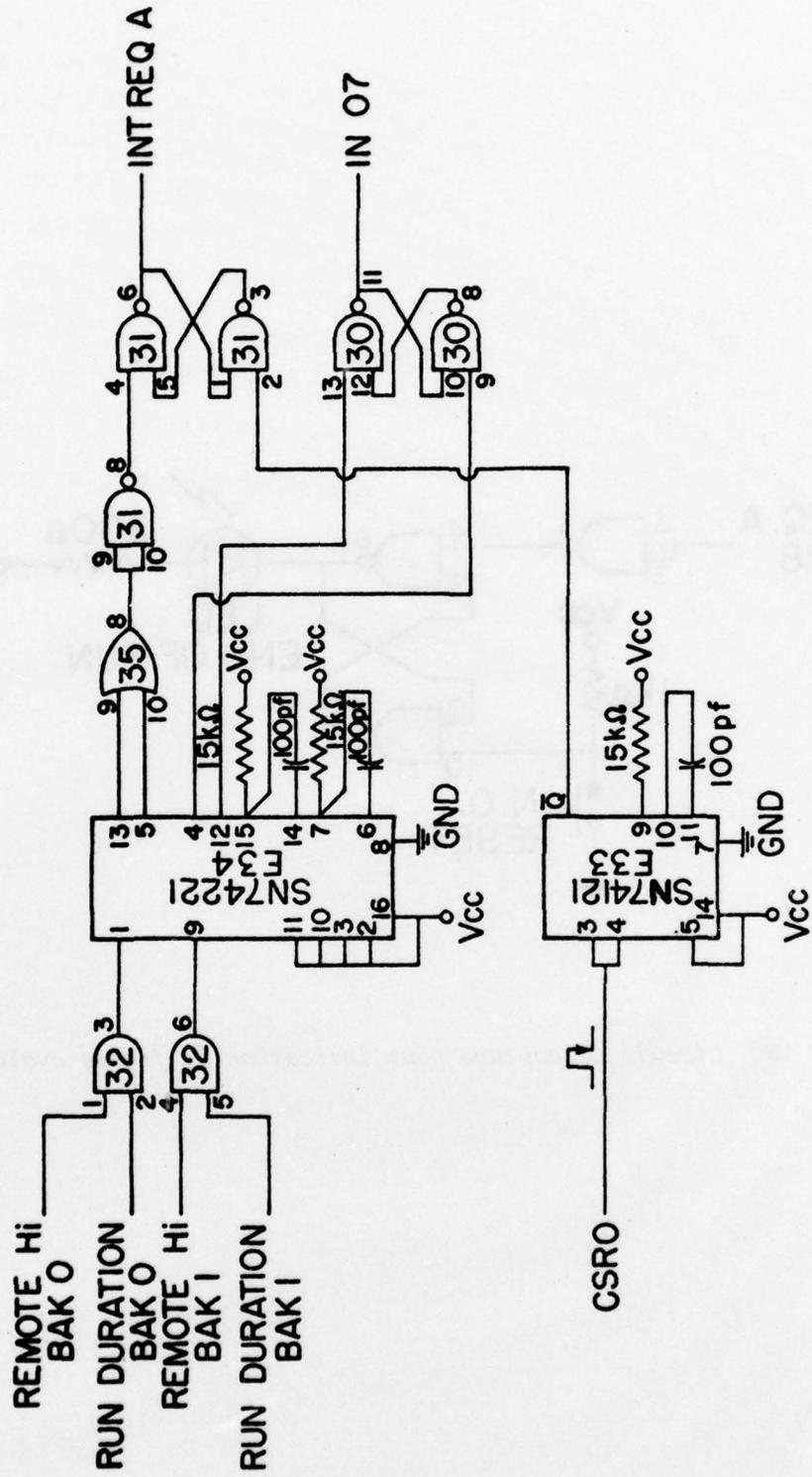


FIGURE 12 Détecteur de fin de cycle

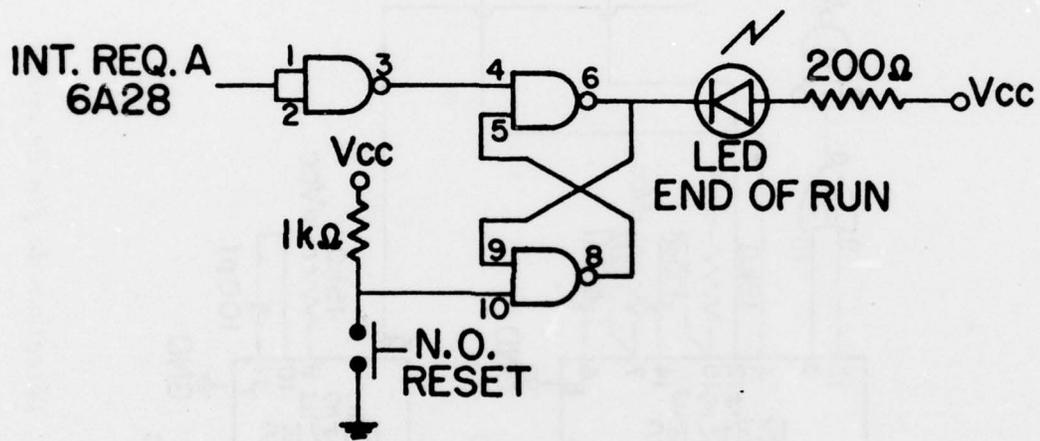


FIGURE 13 *Circuit de capture pour indication de fin de cycle*

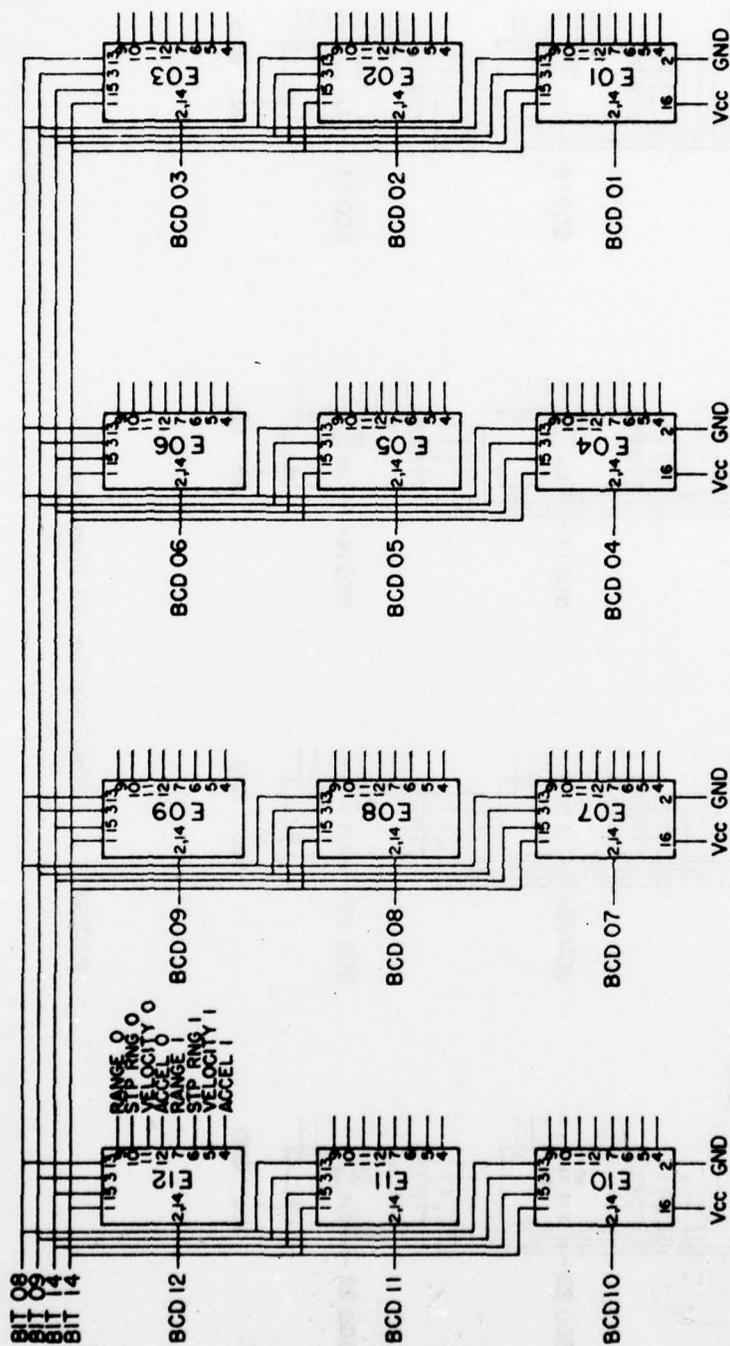


FIGURE 14 Démultiplexeur de Données (1)

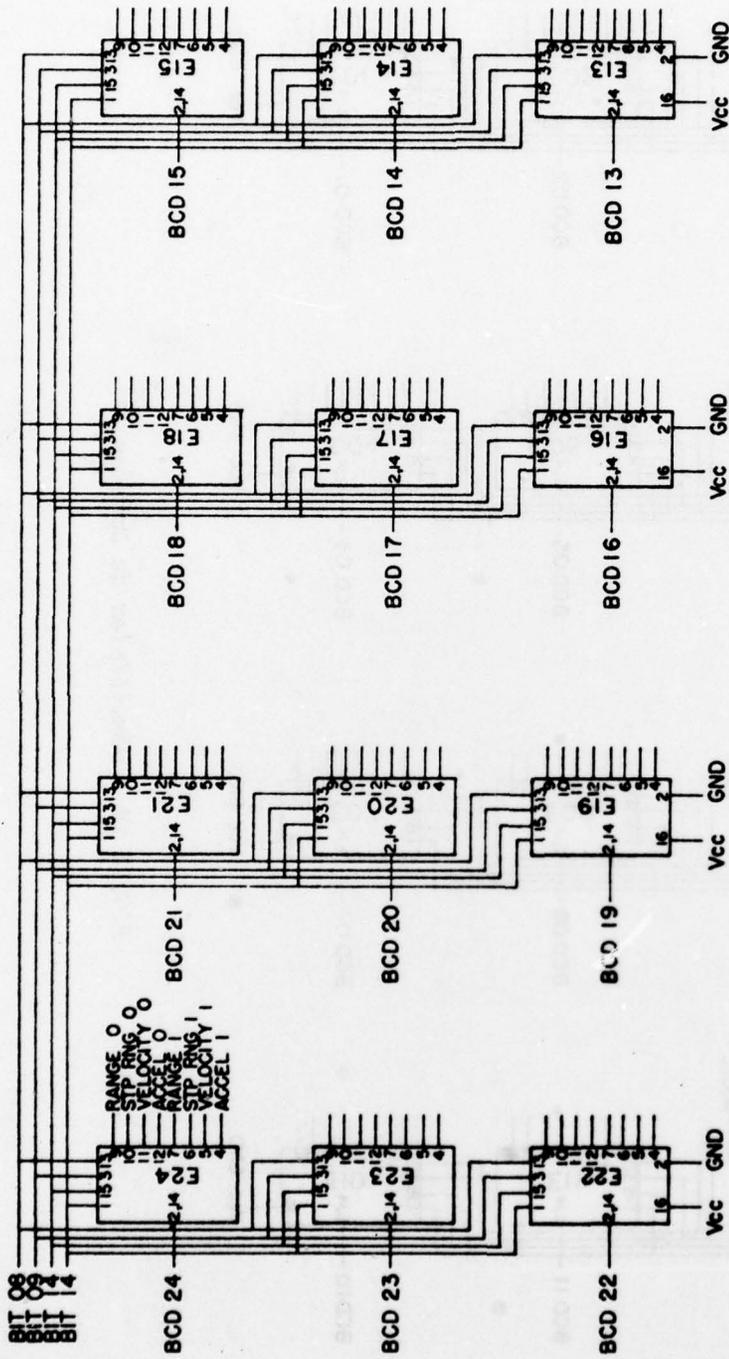


FIGURE 15 Démultiplexeur de Données (2)

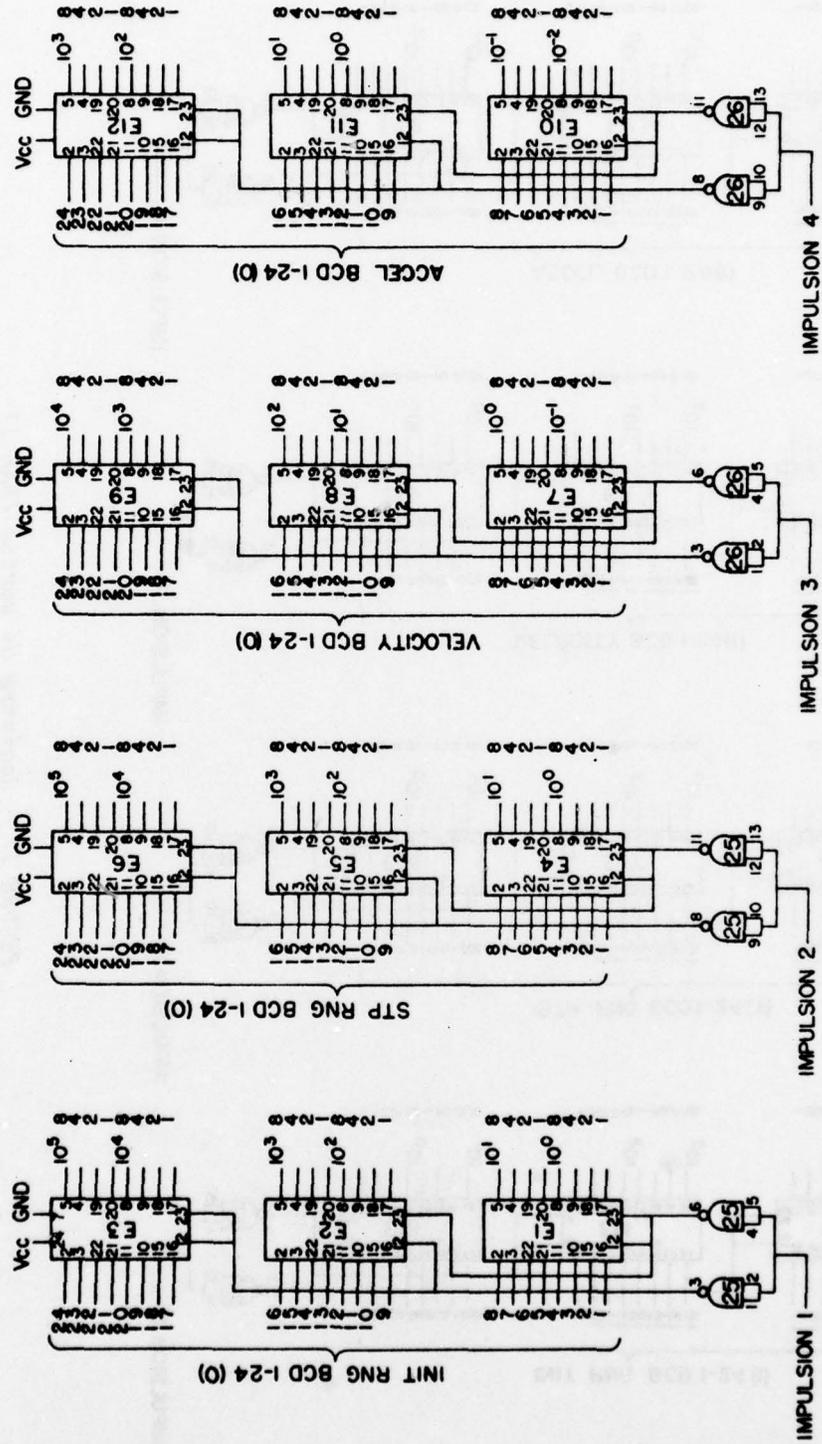


FIGURE 16 Registre de sortie (BAK 0)

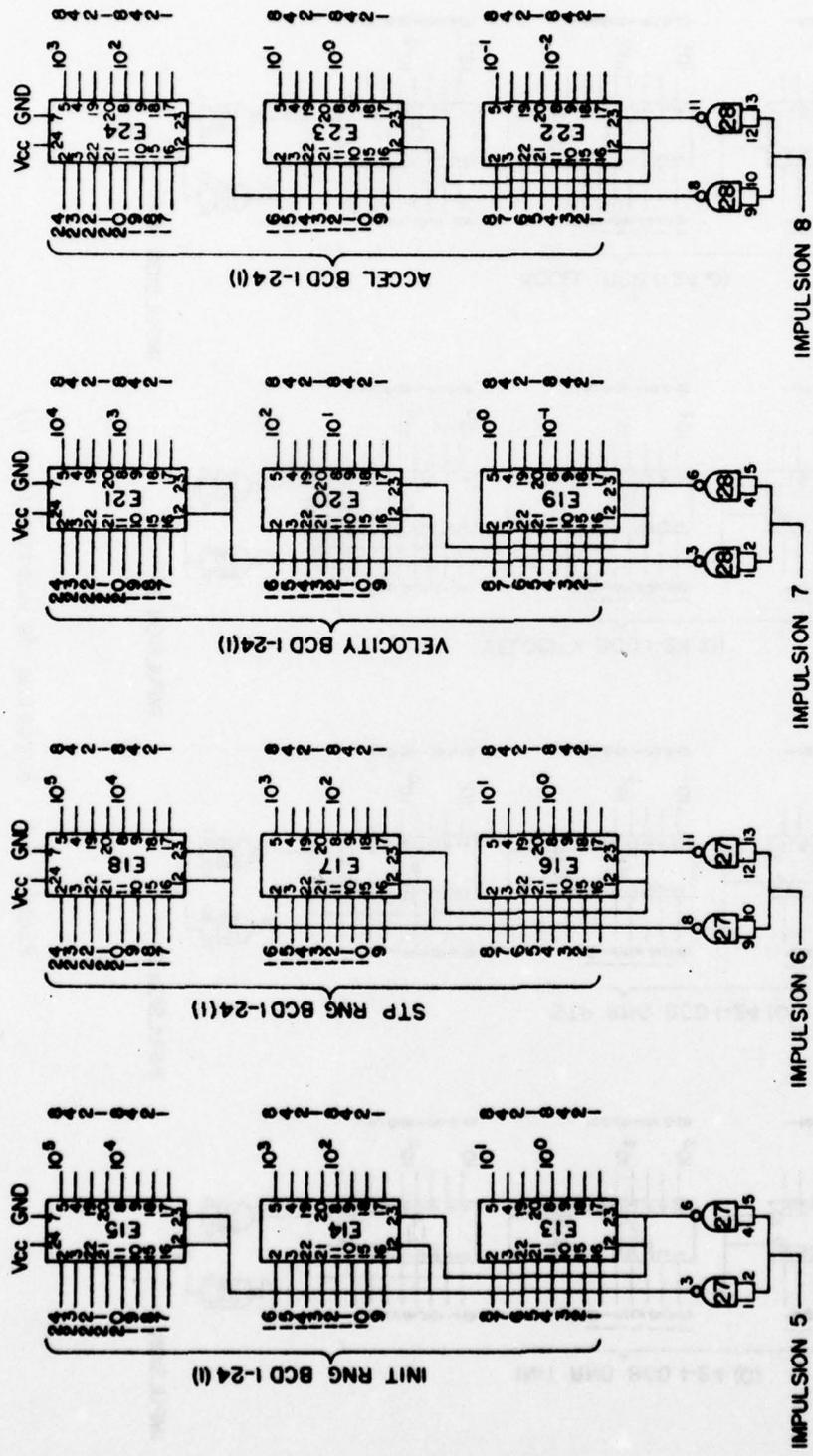


FIGURE 17 Registre de sortie (BAK 1)

CONCLUSION

Une présentation détaillée de toutes les informations nécessaires à la compréhension de l'interface BAK PX219.2 a été incluse dans cette note ainsi qu'une description des modifications apportées aux simulateurs (appendice A).

L'interface a été vérifié et fonctionne selon les spécifications établies; la note technique no. 78-10 (John Moffat) sur la programmation de l'interface, fournit les informations nécessaires à la rédaction d'un programme de contrôle.

RÉFÉRENCES

1. Operators and Maintenance Manual, BAK industries Model PX219.2 Simulator, Northridge, California.
2. DR11-C General Device Interface Manual, Digital Equipment Corp., Maynard, Mass. DEC-11-HDRCA-D-D, June, 1974.
3. Texas Instruments Application Note #CA171, Dallas, Texas, 1973.
4. Moffat, J., Remote Programming the BAK PX219.2 Simulator, DREO Technical Note # 78-10.
5. The TTL Data Book, Texas Instruments Incorp., #cc-411 Dallas, Texas, 1973.

APPENDICE "A"

Les modifications apportées aux simulateurs BAK PX219.2 sont les suivantes :

APPENDICE "A"

Les modifications apportées aux simulateurs BAK PX219.2 sont les suivantes :

Les modifications apportées aux simulateurs BAK PX219.2 sont les suivantes :

APPENDICE "A"

Modifications des Simulateurs BAK PX219.2

Les modifications apportées aux simulateurs BAK PX219.2 sont les suivantes :

Les modifications apportées aux simulateurs BAK PX219.2 sont les suivantes :

Les modifications apportées aux simulateurs BAK PX219.2 sont les suivantes :

INTRODUCTION

Deux modifications ont été apportées aux simulateurs BAK PX219.2 afin d'augmenter leurs possibilités lorsque ceux-ci sont contrôlés par ordinateur. Ces modifications n'affectent en rien l'opération des simulateurs lorsque ceux-ci sont réglés pour le contrôle manuel.

MODIFICATIONS

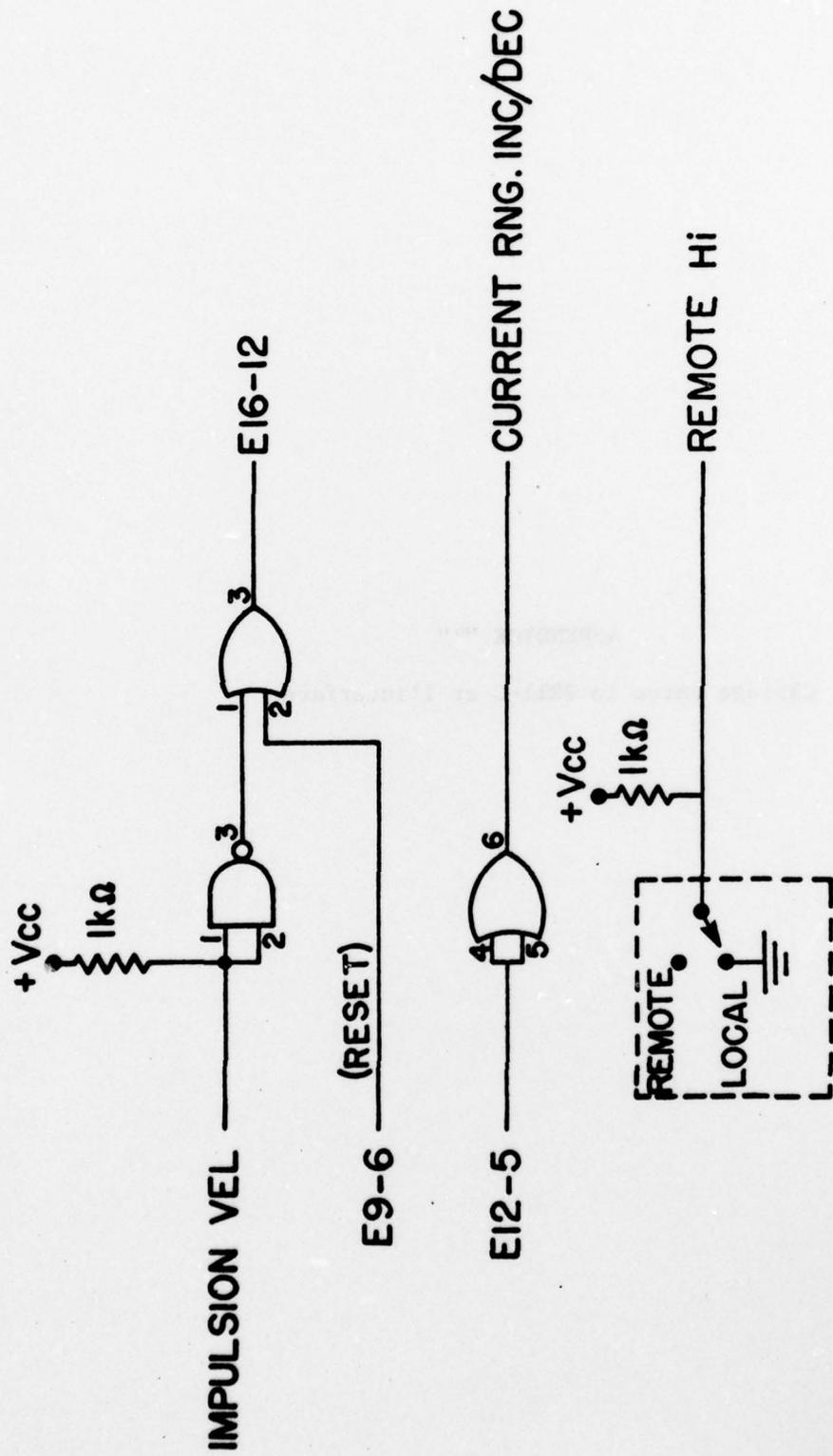
La première modification effectuée sur les simulateurs sert à fournir le signal "REMOTE HI" afin d'informer l'ordinateur sur le genre de contrôle des simulateurs, c'est-à-dire soit manuel ou par ordinateur. Le signal est pris au commutateur "MODE" du panneau indicateur de l'instrument et amené au connecteur J37-49 (voir l'appendice C); lorsque le simulateur est réglé pour le contrôle manuel, le signal "REMOTE HI" est mis au commun (voir la figure 18).

La deuxième modification effectuée sur les simulateurs sert à changer la polarité de l'accélération durant la simulation (c'est-à-dire VEL IN/DEC), de sorte que l'impulsion de cible puisse changer la direction de son déplacement autant de fois qu'on le désire, sans avoir à produire l'impulsion "RESET". Pour changer l'état du signal "VEL INC/DEC" sans produire l'impulsion "RESET", on doit modifier le circuit logique #219-102 du simulateur BAK. La figure 18 montre la modification apportée à ce circuit; celle-ci est localisée sur le circuit #219-11.

Le signal "IMPULSION VEL", venant du circuit de commande, est appliqué à une porte "OU" au travers d'une porte "ET" inversée; la deuxième entrée de la porte "OU" vient du flip-flop E9-6 (IMPULSION "RESET"). La porte "ET" inversée assure que l'entrée 1 de la porte "OU" soit maintenu au niveau "0" lorsque l'interface n'est pas branché au simulateur.

Avec cette modification, la sortie du flip-flop E12B (VEL INC/DEC) du circuit logique #219-102 peut être modifiée, selon l'état du bit 3 du mot de commande, soit par l'impulsion "RESET" ou par le signal "IMPULSION VEL".

Le signal "CURRENT RANGE INC/DEC" est pris à la sortie du flip-flop E12-5 afin d'informer l'ordinateur de la direction du déplacement de l'impulsion de cible. Ce signal devient nécessaire à l'ordinateur puisque l'équation décrivant la fonction du simulateur (voir le manuel du simulateur BAK à la page 6) n'est pas en accord avec la loi du mouvement de Newton. La note technique #78-10 sur la programmation du simulateur (John Moffat), explique en détail la raison de ce désaccord.

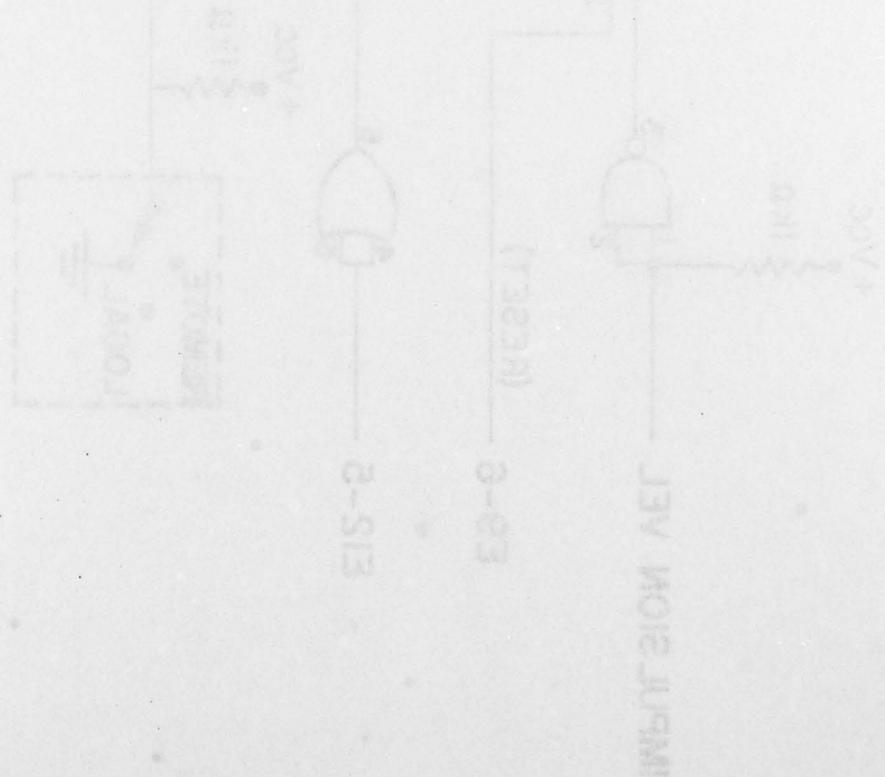


LOCALISÉ SUR LE
PANNEAU FRONTAL

FIGURE 18 Modification du simulateur

APPENDICE "B"

Câblage entre le DR11-C et l'interface



SIGNAL	SORTIE DR11-C	ENTREE DE L'INTERFACE (J7)
BIT 0	1C	J7-1
" 1	1K	2
" 2	1NN	3
" 3	1U	4
" 4	1L	5
" 5	1N	6
" 6	1R	7
" 7	1T	8
" 8	1W	9
" 9	1X	10
" 10	1Z	11
" 11	1AA	12
" 12	1BB	13
" 13	1FF	14
" 14	1HH	15
" 15	1JJ	16
NEW DATA READY	1VV	34
IN07	2CC	35
IN15	2M	36
INT.REQ.A	1LL	37
INT.REQ.B	2S	38
CSRO	2K	39
IN00	2TT	40
GROUND	2UU	50

ACCELERATION BAK 0*				VITESSE BAK 0*			
CHIFFRE	BCD	CONN.	PIN.	CHIFFRE	BCD	CONN.	PIN.
10^3	1	J1	1	10^4	1	J1	25
	2		2		26		
	4		3		27		
	8		4		28		
10^2	1		5	10^3	1		29
	2		6		2	30	
	4		7		4	31	
	8		8		8	32	
10^1	1		9	10^2	1		33
	2		10		2	34	
	4		11		4	35	
	8		12		2	36	
10^0	1		13	10^1	1		37
	2		14		2	38	
	4		15		4	39	
	8		16		8	40	
10^{-1}	1		17	10^0	1		41
	2		18		2	42	
	4		19		4	43	
	8		20		8	44	
10^{-2}	1		21	10^{-1}	1		45
	2		22		2	46	
	4		23		4	47	
	8		24		8	48	

GROUND: J1-49
 VEL INC/DEC: J1-50

* Les signaux de sortie pour le simulateur BAK 1 sont les mêmes que pour le simulateur BAK 0 à l'exception du connecteur qui est J4 au lieu de J1.

DISTANCE BAK 0*				DISTANCE D'ARRET BAK 0*			
CHIFFRE	BCD	CONN.	PIN.	CHIFFRE	BCD	CONN.	PIN.
10^5	1	J2	1	10^5	1	J2	25
	2		2		26		
	4		3		27		
	8		4		28		
10^4	1		5	10^4	1		29
	2		6		2	30	
	4		7		4	31	
	8		8		8	32	
10^3	1		9	10^3	1		33
	2		10		2	34	
	4		11		4	35	
	8		12		8	36	
10^2	1		13	10^2	1		37
	2		14		2	38	
	4		15		4	39	
	8		16		8	40	
10^1	1		17	10^1	1		41
	2		18		2	42	
	4		19		4	43	
	8		20		8	44	
10^0	1		21	10^0	1		45
	2		22		2	46	
	4		23		4	47	
	8		24		8	48	

GROUND: J2-49

RANGE INC/DEC: J2-50

* Les signaux de sortie pour le simulateur BAK1 sont les mêmes que pour le simulateur BAK 0 à l'exception du connecteur qui est J5 au lieu de J2.

SIGNAL	SIMULATEUR	SORTIE DE L'INTERFACE
RUN MODE	BAK 0	J3-1
PULSE WIDTH	BAK 0	J3-2
VEL. STROBE	BAK 0	J3-34
CURRENT RNG.	BAK 0	J3-36
REMOTE HI	BAK 0	J3-49
RUN MODE	BAK 1	J6-1
PULSE WIDTH	BAK 1	J6-2
VEL. STROBE	BAK 1	J6-34
CURRENT RNG.	BAK 1	J6-36
REMOTE HI	BAK 1	J6-49
RUN DURATION	BAK 0	J8
STOP	BAK 0	J9
RESET	BAK 0	J11
START	BAK 0	J12
FADE	BAK 0	J13
RUN DURATION	BAK 1	J14
STOP	BAK 1	J15
RESET	BAK 1	J16
START	BAK 1	J17
FADE	BAK 1	J18
GROUND	BAK 0	J3-3
GROUND	BAK 1	J6-3

NOM DE LA PÊCHE	NOM COMMUN	NOM SCIENTIFIQUE
1	1	1
2	2	2
3	3	3
4	4	4
5	5	5
6	6	6
7	7	7
8	8	8
9	9	9
10	10	10
11	11	11
12	12	12
13	13	13
14	14	14
15	15	15
16	16	16
17	17	17

APPENDICE "D"

Identification des fishes F1 à F17

FICHE *	PIN	SIGNAL
F1	1	BIT 15
"	2	" 14
"	4	+ Vcc
"	6	NDR
"	7	DRL
"	8	RUN END
"	9	END #
"	10	FADE 0
"	11	FADE 1
"	12	DATA TYPE 1
"	13	DATA TYPE 0
"	14	BAK #
F2	1	BIT 13
"	2	" 12
"	3	" 11
"	4	" 10
"	5	" 9
"	6	" 8
"	7	" 7
"	8	" 6
"	9	" 5
"	10	" 4
"	11	" 3
"	12	" 2
"	13	" 1
"	14	" 0

- * F1 et F2: signaux de sortie allant vers le panneau indicateur,
 F3: signaux de sortie allant vers le panneau arrière,
 F4: données d'entrée venant de l'ordinateur,
 F5: signaux d'entrée venant de l'ordinateur + signaux de
 sortie allant vers le panneau arrière,
 F6 à F17: données de sortie allant vers le panneau arrière.

FICHE	PIN	SIGNAL
F3	1	STOP 0
"	2	RESET 0
"	3	START 0
"	4	STOP 1
"	5	RESET 1
"	6	START 1
"	7	FADE 0
"	8	FADE 1
"	9	RUN MODE 0
"	10	RUN MODE 1
"	11	VEL INC/DEC 0
"	12	VEL INC/DEC 1
"	13	RNG INC/DEC 0
"	14	RNG INC/DEC 1
"	15	PULSE WIDTH 0
"	16	PULSE WIDTH 1
F4	1	BIT 0
"	2	" 1
"	3	" 2
"	4	" 3
"	5	" 4
"	6	" 5
"	7	" 6
"	8	" 7
"	9	" 8
"	10	" 9
"	11	" 10
"	12	" 11
"	13	" 12
"	14	" 13
"	15	" 14
"	16	" 15
F5	1	NDR
"	2	IN07
"	3	IN15
"	4	INT.REQ.A
"	5	INT.REQ.B
"	6	CSRO
"	7	REMOTE HI 0
"	8	REMOTE HI 1
"	9	RUN DUR 0
"	10	RUN DUR 1
"	11	VEL.STROBE 1
"	12	VEL.STROBE 0
"	13	CURRENT RNG 1
"	14	CURRENT RNG 0
"	15	IN00

FICHE	PIN	SIGNAL	BAK	BCD
F6	1 @ 16	DISTANCE	0	1 @ 16
F7	1 @ 8	DISTANCE	0	17 @ 24
F7	9 @ 16	DISTANCE D'ARRET	0	1 @ 8
F8	1 @ 16	DISTANCE D'ARRET	0	9 @ 24
F9	1 @ 16	VITESSE	0	1 @ 16
F10	1 @ 8	VITESSE	0	17 @ 24
F10	9 @ 16	ACCELERATION	0	1 @ 8
F11	1 @ 16	ACCELERATION	0	9 @ 24
F12	1 @ 16	DISTANCE	1	1 @ 16
F13	1 @ 8	DISTANCE	1	17 @ 24
F13	9 @ 16	DISTANCE D'ARRET	1	1 @ 8
F14	1 @ 16	DISTANCE D'ARRET	1	9 @ 24
F15	1 @ 16	VITESSE	1	1 @ 16
F16	1 @ 8	VITESSE	1	17 @ 24
F16	9 @ 16	ACCELERATION	1	1 @ 8
F17	1 @ 16	ACCELERATION	1	9 @ 24

FIGURE	REV	SIGNAL	DATE	WCD
FIG. 1	1 9 16	DISTANCE	0	1 8 16
FIG. 2	1 9 8	DISTANCE	0	17 8 24
FIG. 3	9 9 16	DISTANCE D'ARRÊT	0	1 8 8
FIG. 4	1 9 16	DISTANCE D'ARRÊT	0	2 8 24
FIG. 5	1 9 16	VITESSE	0	1 8 16
FIG. 6	1 9 8	VITESSE	0	17 8 24
FIG. 7	9 9 16	ACCELERATION	0	1 8 8
FIG. 8	1 9 16	ACCELERATION	0	2 8 24
FIG. 9	1 9 16	DISTANCE	1	1 8 16
FIG. 10	1 9 8	DISTANCE	1	17 8 24
FIG. 11	9 9 16	DISTANCE	1	1 8 8
FIG. 12	1 9 16	VITESSE	1	2 8 24
FIG. 13	1 9 8	VITESSE	1	17 8 24
FIG. 14	9 9 16	ACCELERATION	1	1 8 8
FIG. 15	1 9 16	ACCELERATION	1	2 8 24

APPENDICE "E"

Identification des circuits intégrés

IMP.	Ic#	IMP.	Ic#	IMP.	Ic#
P1-1	SN7404N	P2-1	SN74185N	P6-21	SN74100N
-2	"	A-27	"	-22	"
-3	"			-23	"
-4	SN74128N	P3-1	SN74155N	-24	"
-5	"	A-25	"	-25	SN7400N
-6	SN7408N			-26	"
-7	SN7404N	P3-26	SN7404N	-27	"
-8	SN74155N	A-29	"	-28	"
-9	SN7475N			-29	"
-10	"	P4-1	SN74100N	-30	"
-11	"	A-10	"	-31	"
-12	SN7437N			-32	SN7408N
-13	SN7408N	P5-11	SN74100N	-33	SN74121N
-14	"	A-20	"	-34	SN74221N
-15	"			-35	SN7432N
-16	SN7437N			-36	SN74121N
-17	SN7475N			-37	SN7400N
-18	SN7408N			-38	SN7475N
-19	SN7400N			-39	SN74157N
-20	SN74121N				
-21	"				
-22	"				

NON-CLASSIFIÉ

Security Classification

DOCUMENT CONTROL DATA - R & D		
(Security classification of title, body of abstract and indexing annotation must be entered when the overall document is classified)		
1. ORIGINATING ACTIVITY CENTRE DE RECHERCHES POUR LA DEFENSE, OTTAWA SHIRLEY BAY, OTTAWA, ONTARIO, KIA OZ4		2a. DOCUMENT SECURITY CLASSIFICATION NON-CLASSIFIÉ
		2b. GROUP N/A
3. DOCUMENT TITLE INTERFACE POUR SIMULATEURS BAK PX219.2 (U)		
4. DESCRIPTIVE NOTES (Type of report and inclusive dates) NOTE TECHNIQUE #78-13		
5. AUTHOR(S) (Last name, first name, middle initial) FRANCOIS GAUTHIER ET JOHN MOFFAT		
6. DOCUMENT DATE JUN 1978	7a. TOTAL NO. OF PAGES 46	7b. NO. OF REFS 3
8a. PROJECT OR GRANT NO. DREO 31D04	9a. ORIGINATOR'S DOCUMENT NUMBER(S)	
8b. CONTRACT NO.	9b. OTHER DOCUMENT NO.(S) (Any other numbers that may be assigned this document)	
10. DISTRIBUTION STATEMENT DAU, DEEM, DMCS, DAASE, DMRS, CRG (RADAR DIV.)		
11. SUPPLEMENTARY NOTES	12. SPONSORING ACTIVITY	
13. ABSTRACT - RÉSUMÉ - Non-Classifié		
<p>Cette note explique le fonctionnement d'un circuit d'interface reliant deux simulateurs radar BAK PX219.2 à un ordinateur numérique. Les simulateurs peuvent être contrôlés, soit manuellement à l'aide de commutateurs sur leur panneau indicateur, ou à distance par un ordinateur capable de produire un mot de 16 bits parallèles; un ordinateur PDP-11 est utilisé à cette fin.</p> <p>L'interface utilise un convertisseur binaire/BCD parce que les simulateurs sont conçus de façon à interpréter des données de représentation BCD seulement. Il inclut aussi différents circuits décodeurs de sorte que les mots de commande puissent être interprétés selon le bon format et que les mots de données puissent être acheminés vers les bons registres. Deux circuits permettent d'interrompre le programme en cours à l'intérieur de l'ordinateur si le simulateur adressé est réglé pour le contrôle manuel ou si l'impulsion de cible atteint la fin de son cycle.</p>		

KEY WORDS

INTERFACE
 SIMULATEUR
 CONTROLE PAR ORDINATEUR
 GENERATEUR D'IMPULSION

INSTRUCTIONS

1. **ORIGINATING ACTIVITY:** Enter the name and address of the organization issuing the document.
- 2a. **DOCUMENT SECURITY CLASSIFICATION:** Enter the overall security classification of the document including special warning terms whenever applicable.
- 2b. **GROUP:** Enter security reclassification group number. The three groups are defined in Appendix M of the DRB Security Regulations.
3. **DOCUMENT TITLE:** Enter the complete document title in all capital letters. Titles in all cases should be unclassified. If a sufficiently descriptive title cannot be selected without classification, show title classification with the usual one-capital-letter abbreviation in parentheses immediately following the title.
4. **DESCRIPTIVE NOTES:** Enter the category of document, e.g. technical report, technical note or technical letter. If appropriate, enter the type of document, e.g. interim, progress, summary, annual or final. Give the inclusive dates when a specific reporting period is covered.
5. **AUTHOR(S):** Enter the name(s) of author(s) as shown on or in the document. Enter last name, first name, middle initial. If military, show rank. The name of the principal author is an absolute minimum requirement.
6. **DOCUMENT DATE:** Enter the date (month, year) of Establishment approval for publication of the document.
- 7a. **TOTAL NUMBER OF PAGES:** The total page count should follow normal pagination procedures, i.e., enter the number of pages containing information.
- 7b. **NUMBER OF REFERENCES:** Enter the total number of references cited in the document.
- 8a. **PROJECT OR GRANT NUMBER:** If appropriate, enter the applicable research and development project or grant number under which the document was written.
- 8b. **CONTRACT NUMBER:** If appropriate, enter the applicable number under which the document was written.
- 9a. **ORIGINATOR'S DOCUMENT NUMBER(S):** Enter the official document number by which the document will be identified and controlled by the originating activity. This number must be unique to this document.
- 9b. **OTHER DOCUMENT NUMBER(S):** If the document has been assigned any other document numbers (either by the originator or by the sponsor), also enter this number(s).
10. **DISTRIBUTION STATEMENT:** Enter any limitations on further dissemination of the document, other than those imposed by security classification, using standard statements such as:
 - (1) "Qualified requesters may obtain copies of this document from their defence documentation center."
 - (2) "Announcement and dissemination of this document is not authorized without prior approval from originating activity."
11. **SUPPLEMENTARY NOTES:** Use for additional explanatory notes.
12. **SPONSORING ACTIVITY:** Enter the name of the departmental project office or laboratory sponsoring the research and development. Include address.
13. **ABSTRACT:** Enter an abstract giving a brief and factual summary of the document, even though it may also appear elsewhere in the body of the document itself. It is highly desirable that the abstract of classified documents be unclassified. Each paragraph of the abstract shall end with an indication of the security classification of the information in the paragraph (unless the document itself is unclassified) represented as (TS), (S), (C), (R), or (U).

The length of the abstract should be limited to 20 single-spaced standard typewritten lines; 7½ inches long.
14. **KEY WORDS:** Key words are technically meaningful terms or short phrases that characterize a document and could be helpful in cataloging the document. Key words should be selected so that no security classification is required. Identifiers, such as equipment model designation, trade name, military project code name, geographic location, may be used as key words but will be followed by an indication of technical context.